
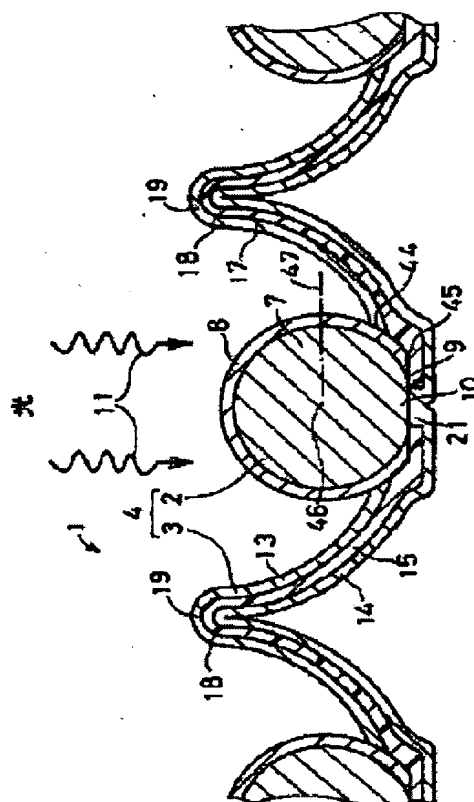


PHOTOVOLTAIC DEVICE**Publication number:** JP2002164554**Publication date:** 2002-06-07**Inventor:** HAMAKAWA YOSHIHIRO; MUROZONO MIKIO;
TAKAKURA HIDEYUKI**Applicant:** HAMAKAWA YOSHIHIRO; MUROZONO MIKIO;
TAKAKURA HIDEYUKI**Classification:****- international:** *H01L31/04; C30B13/00; H01L31/04; C30B13/00;*
(IPC1-7): H01L31/04**- european:****Application number:** JP20000358229 20001124**Priority number(s):** JP20000358229 20001124**Also published as:** CN1706993 (A)[Report a data error here](#)**Abstract of JP2002164554**

PROBLEM TO BE SOLVED: To provide a photovoltaic device at low cost by reducing the consumption of high purity Si material.

SOLUTION: Photoelectric conversion elements 2 are mounted in a plurality of recesses 17 formed on a support 3, respectively, and reflected light inside the recesses 17 is cast to the photoelectric conversion element 2. The photoelectric conversion element is almost spherical, and a p-type amorphous SiC (abbreviated a-SiC) layer 8 with an optical band gap wider than an n-type amorphous Si (abbreviated a-Si) is applied to the outer side of the n-type a-Si layer 7 on the center side. Then a p-n junction is formed. A first conductor 13 of the support is connected with the p-type a-SiC layer 8 of the photoelectric conversion element at the bottom of a recess or the nearby place thereof. A second conductor 14 through an electrical insulator 15 of the support is connected with the n-type a-Si layer 7 of the photoelectric conversion element.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号
特開2002-164554
(P2002-164554A)

(43) 公開日 平成14年6月7日 (2002.6.7)

(51) Int.Cl.⁷
H 0 1 L 31/04

識別記号

F I
H 0 1 L 31/04

テーマコード(参考)
B 5 F 0 5 1
E

審査請求 有 請求項の数23 O L (全 25 頁)

(21) 出願番号 特願2000-358229(P2000-358229)

(22) 出願日 平成12年11月24日 (2000.11.24)

(71) 出願人 000236492
浜川 圭弘
兵庫県川西市南花屋敷3丁目17番4号
(71) 出願人 500541726
室園 幹男
大阪府枚方市東香里1丁目20-10
(71) 出願人 500541737
▲高▼倉 秀行
大阪府池田市畑2丁目3番12号
(72) 発明者 浜川 圭弘
兵庫県川西市南花屋敷3丁目17番4号
(74) 代理人 100075557
弁理士 西教 圭一郎 (外3名)

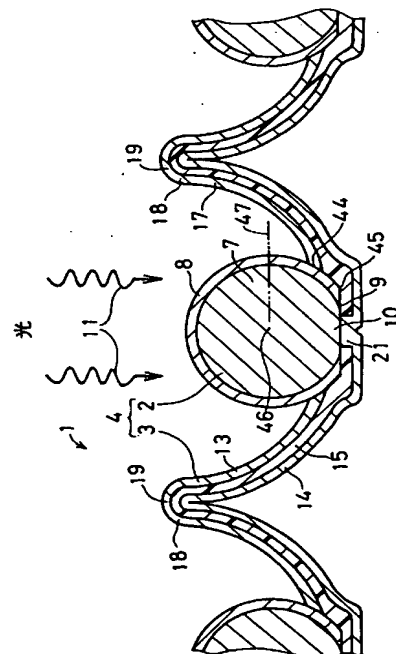
最終頁に続く

(54) 【発明の名称】 光発電装置

(57) 【要約】

【課題】 高純度のSi材料の使用量を軽減し、安価に実現する。

【解決手段】 支持体3に形成された複数の各凹部17内に光電変換素子2をそれぞれ配置し、凹部17内面の反射光を光電変換素子2に照射する。光電変換素子はほぼ球状であり、中心側のn形アモルファスSi(略称a-Si)層7の外周面上に、a-Siよりも光学的バンドギャップが広いp形アモルファスSiC(略称a-SiC)層8を被覆し、pn接合を構成する。凹部の底もしくはその周辺で、支持体の第1導体13は、光電変換素子のp形a-SiC層8に接続され、支持体の電気絶縁体15を介する第2導体14は、光電変換素子のn形a-Si層7に接続される。



【特許請求の範囲】

【請求項 1】 (a) ほぼ球状の形状を有し、第 1 半導体層およびそれよりも外方の第 2 半導体層を有し、第 2 半導体層の開口部から第 1 半導体層の一部が露出し、第 1 および第 2 半導体層間から光起電力を出力する複数の光電変換素子と、

(b) 支持体であって、
第 1 導体と第 2 導体との間に、電気絶縁体を介して、電氣的に絶縁した状態を構成し、
第 1 導体または第 1 導体上に形成された被覆層によって内面が形成された複数の凹部が、隣接して形成され、各凹部内に光電変換素子が配置されて凹部の第 1 導体または第 1 導体上に形成された前記被覆層による反射光が光電変換素子に照射され、
第 1 導体は、光電変換素子の第 2 半導体層に電氣的に接続され、
第 2 導体は、第 1 半導体層の前記露出した部分に電氣的に接続される支持体とを含むことを特徴とする光発電装置。

【請求項 2】 光電変換素子の外径は、 $0.5 \sim 2 \text{ mm } \phi$ であることを特徴とする請求項 1 記載の光発電装置。

【請求項 3】 前記第 2 半導体層の開口部の中心角 θ は、 $45 \sim 90^\circ$ であることを特徴とする請求項 1 または 2 記載の光発電装置。

【請求項 4】 支持体に形成された凹部の開口端は、たとえば蜂の巣状の多角形であり、相互に隣接する各開口端は、連続し、
凹部は、底になるにつれて先細状に形成され、
凹部の底もしくはその周辺で、光電変換素子の第 1 および第 2 半導体層が、相互に電氣的に絶縁されている第 2 および第 1 導体に、それぞれ電氣的に接続されることを特徴とする請求項 1 ～ 3 のうちの 1 つに記載の光発電装置。

【請求項 5】 支持体の凹部の底もしくはその周辺で、第 1 導体には、円形の第 1 接続孔 39 が形成されるとともに、電気絶縁体には、第 1 接続孔 39 の軸線を含む一直線上に軸線を有する円形の第 2 接続孔 40 が形成され、
光電変換素子の前記開口部付近は、第 1 接続孔 39 に嵌まり込み、第 2 半導体層の開口部の上部の外周面と第 1 導体の第 1 接続孔 39 の端面もしくは端面付近の部分とが、電氣的に接続され、
前記開口部から露出した第 1 半導体層の前記部分が、第 2 接続孔 40 を介して第 2 導体に電氣的に接続されることを特徴とする請求項 4 記載の光発電装置。

【請求項 6】 光電変換素子の外径を $D1$ とし、
前記第 2 半導体層の開口部の内径を $D2$ とし、
第 1 接続孔 39 の内径を $D3$ とし、
第 2 接続孔 40 の内径を $D4$ とするとき、
 $D1 > D3 > D2 > D4$

に選ぶことを特徴とする請求項 5 記載の光発電装置。

【請求項 7】 支持体の凹部の開口端の面積を $S1$ とし、光電変換素子の中心を含む断面積を $S2$ とするとき、集光比 $x = S1 / S2$ を、 $2 \sim 8$ に選ぶことを特徴とする請求項 1 ～ 6 のうちの 1 つに記載の光発電装置。

【請求項 8】 (a) ほぼ球状の形状を有し、第 1 半導体層およびそれよりも外方の第 2 半導体層を有し、第 2 半導体層の開口部から第 1 半導体層の一部が露出し、第 1 および第 2 半導体層間から光起電力を出力する複数の光電変換素子と、

(b) 支持体であって、
第 1 導体と第 2 導体との間に、電気絶縁体を介して、電氣的に絶縁した状態を構成し、
第 1 導体または第 1 導体上に形成された被覆層によって内面が形成された複数の凹部が、隣接して形成され、各凹部内に光電変換素子が配置されて凹部の第 1 導体または第 1 導体上に形成された前記被覆層による反射光が光電変換素子に照射され、
第 1 導体は、光電変換素子の第 2 半導体層に電氣的に接続され、
第 2 導体は、第 1 半導体層の前記露出した部分に電氣的に接続される支持体とを含み、
光電変換素子の外径は、 $0.5 \sim 2 \text{ mm } \phi$ であり、
支持体の凹部の開口端の面積を $S1$ とし、光電変換素子の中心を含む断面積を $S2$ とするとき、集光比 $x = S1 / S2$ を、 $2 \sim 8$ に選ぶことを特徴とする光発電装置。

【請求項 9】 (a) ほぼ球状の形状を有し、第 1 半導体層およびそれよりも外方の第 2 半導体層を有し、第 2 半導体層の開口部から第 1 半導体層の一部が露出し、第 1 および第 2 半導体層間から光起電力を出力する複数の光電変換素子と、

(b) 支持体であって、
第 1 導体と第 2 導体との間に、電気絶縁体を介して、電氣的に絶縁した状態を構成し、
第 1 導体または第 1 導体上に形成された被覆層によって内面が形成された複数の凹部が、隣接して形成され、各凹部内に光電変換素子が配置されて凹部の第 1 導体または第 1 導体上に形成された前記被覆層による反射光が光電変換素子に照射され、
第 1 導体は、光電変換素子の第 2 半導体層に電氣的に接続され、
第 2 導体は、第 1 半導体層の前記露出した部分に電氣的に接続される支持体とを含み、
光電変換素子の外径は、 $0.8 \sim 1.2 \text{ mm } \phi$ であり、
支持体の凹部の開口端の面積を $S1$ とし、光電変換素子の中心を含む断面積を $S2$ とするとき、集光比 $x = S1 / S2$ を、 $4 \sim 6$ に選ぶことを特徴とする光発電装置。

【請求項 10】 光電変換素子は、
一方導電形式の第 1 半導体層の外方に、
第 1 半導体層よりも光学的バンドギャップが広い他方導

電形式の第 2 半導体層が形成されて、pn 接合を有することを特徴とする請求項 1～9 のうちの 1 つに記載の光発電装置。

【請求項 11】 光電変換素子は、一方導電形式の第 1 半導体層の外方に、アモルファス真性半導体層、および第 1 半導体層よりも光学的バンドギャップが広い他方導電形式のアモルファス第 2 半導体層が、この順序で形成されて、pin 接合を有することを特徴とする請求項 1～9 のうちの 1 つに記載の光発電装置。

【請求項 12】 第 1 半導体層は、n 形 Si であり、第 2 半導体層は、p 形アモルファス SiC であることを特徴とする請求項 10 または 11 記載の光発電装置。

【請求項 13】 第 1 半導体層である n 形 Si は、n 形結晶 Si または n 形微結晶 (μc) Si であることを特徴とする請求項 12 記載の光発電装置。

【請求項 14】 光電変換素子は、最内方の第 1 半導体層を有する内部セルと、その内部セルの外方に形成され、最外方の第 2 半導体層を有する外部セルとを含み、スタック構造を有することを特徴とする請求項 1～9 のうちの 1 つに記載の光発電装置。

【請求項 15】 内部セルは、pn 接合層または pin 接合層を有し、外部セルは、pn 接合層または pin 接合層を有することを特徴とする請求項 14 記載の光発電装置。

【請求項 16】 内部セルは、内から外に順に、一方導電形式の第 1 半導体層と、他方導電形式のアモルファスおよび／または微結晶の半導体層とを有し、外部セルは、内から外に順に、アモルファス pin 接合層と、この pin 接合層よりも光学的バンドギャップが広いアモルファスまたは微結晶の第 2 半導体層とを有することを特徴とする請求項 15 記載の光発電装置。

【請求項 17】 内部セルは、内から外に順に、一方導電形式の第 1 半導体層と、他方導電形式のアモルファスおよび／または微結晶の半導体層とを有し、外部セルは、内から外に順に、一方導電形式の微結晶半導体層と、アモルファス真性半導体層と、他方導電形式の微結晶の第 2 半導体層とを有することを特徴とする請求項 15 記載の光発電装置。

【請求項 18】 内部セルは、内から外に順に、一方導電形式のアモルファスの第 1 半導体層と、アモルファス真性半導体層と、他方導電形式のアモルファス半導体層とを有し、外部セルは、内から外に順に、一方導電形式の微結晶半導体層と、

アモルファス真性半導体層と、他方導電形式の微結晶の第 2 半導体層とを有することを特徴とする請求項 15 記載の光発電装置。

【請求項 19】 内部セルは、内から外に順に、一方導電形式のアモルファスの第 1 半導体層と、微結晶の真性半導体層と、他方導電形式であって、第 1 半導体層よりも光学的バンドギャップが広いアモルファス半導体層とを有し、外部セルは、内から外に順に、一方導電形式の微結晶半導体層と、アモルファス真性半導体層と、他方導電形式の微結晶の第 2 半導体層とを有することを特徴とする請求項 10 記載の光発電装置。

【請求項 20】 第 1 半導体層は、直接遷移形半導体層であることを特徴とする請求項 1～19 のうちの 1 つに記載の光発電装置。

【請求項 21】 直接遷移形半導体層は、InAs、GaSb、CuInSe₂、Cu(InGa)Se₂、CuInS、GaAs、InGaP、CdTe から成るグループから選ばれた 1 種類であることを特徴とする請求項 20 記載の光発電装置。

【請求項 22】 複数の支持体が隣接して配置され、各支持体の周辺部は、外方に延在して形成されており、この周辺部で、隣接する一方の支持体の第 1 導体と、他方の支持体の第 2 導体とが、重ねられて電気的に接続されることを特徴とする請求項 1～21 のうちの 1 つに記載の光発電装置。

【請求項 23】 前記各周辺部は、立上り部分または立下り部分を有し、立上り部分または立下り部分が重ねられて電気的に接続されることを特徴とする請求項 22 記載の光発電装置。

【発明の詳細な説明】

【発明の属する技術分野】 本発明は、光発電装置に関する。本件明細書中、pin 接合というのは、ほぼ球状の光電変換素子の内から外に、または外から内に、順次的に n 形、i 形および p 形の各半導体層が形成された構成を含むものと解釈されなければならない。

【従来の技術】 典型的な第 1 先行技術は、結晶シリコン半導体ウエハから成る光電変換素子を含む。この第 1 先行技術では、結晶を製造するための工程が複雑であり、費用が高くなる。また単結晶バルクからカットング、スライシング、ポリッシングなどの工程を経て、半導体ウエハを製造するので工程が複雑であり、さらにそのカットング、スライシング、ポリッシングなどの工程で生じる結晶の切削屑が、容量比にして約 50% 以上にもなり、無駄になる。この問題を解決する他の第 2 先行技術は、アモルファス Si (略称 a-Si) 薄膜から成る。この第 2 先行技術は、プラズマ化学気相成長法によって、光電変換層を薄膜状で形成するので、従来技術の単結晶バルクからのカットング、スライシング、ポリ

ッシングなどの工程が不要であり、堆積した膜の全てを素子の活性層として用いることができるという利点がある。この反面、アモルファス Si 太陽電池は、アモルファス構造に起因して、半導体内部に多数の結晶欠陥、すなわちギャップステイツが存在し、したがって光誘起劣化現象が存在し、光電変換効率が低下するという問題がある。この問題を解決するために、従来では、水素化処理によって不活性化する技術が開発され、アモルファス Si 太陽電池などの電子デバイスが製造可能になっている。しかしながら、こうした処理によっても、結晶欠陥の効果を無くすことが不可能であり、たとえばアモルファス Si 太陽電池には、依然として、光電変換効率が 15~25% 程度劣化するという泣き所を保有している。最近成功した光劣化を抑制する新技術として、光電活性 i 層を極端に薄くして、かつ太陽電池セルを 2 接合または 3 接合にするスタック形太陽電池が実現され、光劣化を 10% 程度まで抑制することに成功している。この光劣化は、太陽電池セルの動作温度が高いとき、光劣化の回復することが明らかとなり、こうした状態で動作/稼動するモジュール技術も開発されつつあるが、充分とは言いがたい。このような問題を解決するさらに他の第 3 先行技術は、たとえば特公平 7-54855 に開示される。この第 3 先行技術では、p 形 Si 球に n 形 Si 表皮部を持つ球状粒子を、穴のあいた偏平なアルミニウム箔に埋込み、そのアルミニウム箔の裏面から、n 形 Si 表皮部をエッチングして内部の p 形 Si 球を露出し、この露出した p 形 Si 球を、もう 1 つのアルミニウム箔に接続してソーラ・アレーを構成する。この第 3 先行技術では、高純度の Si の使用量を軽減して原価の低減を図ろうとすれば、粒子の外径を小さくして、全体の平均厚みを薄くする必要がある。また変換効率の向上を図るためには、受光面を大きくする必要があり、その受光面を大きくするために粒子を相互に近接して配置し、したがって小さい外径を有する多数の粒子が密に配置されてアルミニウム箔に接続されなければならない。その結果、粒子とアルミニウム箔との接続作業工程が複雑になり、原価の低減に劣る。

【発明が解決しようとする課題】本発明の目的は、高純度の Si などの半導体材料の使用量を低減し、しかも大量生産が容易であり、つまり省資源、省エネルギー形の製造を可能にして、安価に実現される高信頼性、高効率の光発電装置を提供することである。

【課題を解決するための手段】本発明は、(a) ほぼ球状の形状を有し、第 1 半導体層およびそれよりも外方の第 2 半導体層を有し、第 2 半導体層の開口部から第 1 半導体層の一部分が露出し、第 1 および第 2 半導体層間から光起電力を出力する複数の光電変換素子と、(b) 支持体であって、第 1 導体と第 2 導体との間に、電気絶縁体を介して、電気的に絶縁した状態を構成し、第 1 導体または第 1 導体上に形成された被覆層によって内面が形

成された複数の凹部が、隣接して形成され、各凹部内に光電変換素子が配置されて凹部の第 1 導体または第 1 導体上に形成された前記被覆層による反射光が光電変換素子に照射され、第 1 導体は、光電変換素子の第 2 半導体層に電気的に接続され、第 2 導体は、第 1 半導体層の前記露出した部分に電気的に接続される支持体を含むことを特徴とする光発電装置である。本発明に従えば、ほぼ球状の複数の各光電変換素子が、支持体の複数の各凹部にそれぞれ配置され、この凹部の内面は、第 1 導体または第 1 導体上に形成された被覆層によって形成され、したがって太陽光などの外部からの光は、光電変換素子に直接に照射されるとともに、凹部内面の第 1 導体または第 1 導体上に形成された被覆層によって反射されて光電変換素子に照射される。光電変換素子は、凹部内に配置されるので、相互に間隔をあけて設けられ、すなわち光電変換素子が密に配置されることは無い。したがって光電変換素子の個数を減少して光電変換素子を構成する高純度のたとえば Si などの材料の使用量を低減することができるとともに、光電変換素子と支持体の導体との接続工程を容易にすることができる。しかも複数の凹部は、相互に隣接して形成され、これによって外部からの光は、凹部内面で反射して光電変換素子に照射し、外部からの光を有効に、光電変換素子の光起電力の発生のために、利用することができる。こうして本発明の光電変換素子の光源に臨む単位面積あたりの発電電力をできるだけ大きくすることができる。本発明の光電変換素子には、単結晶、多結晶またはアモルファスの材料から成ってもよく、シリコン系、化合物半導体系、その他の材料から成ってもよく、またたとえば p n 形、p i n 形の各構造を有していてもよく、その他たとえば、ショットキーバリア形、M I S (metal-insulator-semiconductor) 形、ホモ接合形、ヘテロ接合形およびその他の構成を有していてもよい。中心側の第 1 半導体層は、外側の第 2 半導体層の開口部から部分的に露出しており、これらの第 1 および第 2 半導体層間から、光照射時に発生される光起電力を取出すことができる。支持体の凹部に配置された光電変換素子の第 2 半導体層は、支持体の第 1 導体に電気的に接続される。光電変換素子の内部の第 1 半導体層の露出部分は、第 1 導体とは電気絶縁体を介して設けられた第 2 導体に、電気的に接続される。第 1 導体と第 2 導体とが面状に形成される構造では、複数の光電変換素子は、これらの第 1 および第 2 導体によって並列接続され、大きな電流を導出することができる。光電変換素子は、真球であってもよいけれども、真球でなくても、その外表面が、真球以外のほぼ球状であればよい。第 1 半導体層は、中実のほぼ球状に形成されてもよいけれども、本発明の実施の他の形態では、予め準備した芯体の外周面に第 1 半導体層が被覆して形成された構成であってもよく、あるいはまたほぼ球状の第 1 半導体層の中心付近が空洞である構成を有してもよい。また本

発明は、光電変換素子の外径は、 $0.5 \sim 2 \text{ mm } \phi$ であることを特徴とする。本発明に従えば、光電変換素子の外径は、 $0.5 \sim 2 \text{ mm } \phi$ であり、好ましくは $0.8 \sim 1.2 \text{ mm } \phi$ であり、あるいはまた約 $1 \text{ mm } \phi$ であってもよい。これによって高純度のSiなどの材料の使用量を充分少なくし、しかも発生電力をできるだけ大きくすることができるようになるとともに、製造時の球状光電変換素子のハンドリングが容易であり、生産性が優れている。また本発明は、前記第2半導体層の開口部の中心角 $\theta 1$ は、 $45 \sim 90^\circ$ であることを特徴とする。本発明に従えば、前述のように中心角 $\theta 1$ を、 $45 \sim 90^\circ$ に選ぶことによって、さらに好ましくは $60 \sim 90^\circ$ に選ぶことによって、第1および第2半導体層が、前記開口部の形成によって廃棄される量を低減し、無駄を抑制することができる。しかも中心角 $\theta 1$ を、このような値の範囲に選ぶことによって、第1半導体層と支持体の第2導体との電気的接続のために必要な開口部の面積を得ることができる。また本発明は、支持体に形成された凹部の開口端は、たとえば蜂の巣状の多角形であり、相互に隣接する各開口端は、連続し、凹部は、底になるにつれて先細状に形成され、凹部の底もしくはその周辺で、光電変換素子の第1および第2半導体層が、相互に電気的に絶縁されている第2および第1導体に、それぞれ電気的に接続されることを特徴とする。また本発明は、支持体の凹部の底もしくはその周辺で、第1導体には、円形の第1接続孔39が形成されるとともに、電気絶縁体には、第1接続孔39の軸線を含む一直線上に軸線を有する円形の第2接続孔40が形成され、光電変換素子の前記開口部付近は、第1接続孔39に嵌まり込み、第2半導体層の開口部の上部の外周面と第1導体の第1接続孔39の端面もしくは端面付近の部分とが、電気的に接続され、前記開口部から露出した第1半導体層の前記部分が、第2接続孔40を介して第2導体に電気的に接続されることを特徴とする。また本発明は、光電変換素子の外径をD1とし、前記第2半導体層の開口部の内径をD2とし、第1接続孔39の内径をD3とし、第2接続孔40の内径をD4とすると、 $D1 > D3 > D2 > D4$

に選ぶことを特徴とする。本発明に従えば、第1導体の第1接続孔39に、光電変換素子の前記開口部付近が嵌まり込み、その開口部から露出した第1半導体層の前記一部分が、支持体の電気絶縁体に形成された第2接続孔40を介して第2導体に、電気的に接続される。これによって第1導体、電気絶縁体および第2導体を有する支持体の第1および第2導体を、光電変換素子の第2および第1半導体層と電気的に容易にそれぞれ接続することができるようになる。第2半導体層と第1導体との電気的接続に関して、後述の図1の開口部9よりも上方で第2半導体層の開口部9の上部の外周面と、第1導体の第1接続孔39の端面もしくは端面付近の部分、すなわち

第1接続孔39の内周面および／またはその第1接続孔39付近で第1接続孔39を囲む部分とが、電気的に接続される。第1半導体層7の開口部9から露出した部分10には、第2導体14が第2接続孔40を挿通して、たとえば隆起して塑性変形されて電気的に接続されてもよく、または第2接続孔40に設けられた導電性ペーストによって、もしくは金属などの導電性パンプなどによって、第2導体14に電気的に接続されてもよい。またこれらの外径D1および内径D2、D3、D4を、前述の不等式のとおりに選ぶことによって、不所望な電気的短絡を防いで、確実な電気的接続が可能になる。また本発明は、支持体の凹部の開口端の面積をS1とし、光電変換素子の中心を含む断面積をS2とすると、集光比 $x = S1 / S2$ を、 $2 \sim 8$ に選ぶことを特徴とする。また本発明は、(a) ほぼ球状の形状を有し、第1半導体層およびそれよりも外方の第2半導体層を有し、第2半導体層の開口部から第1半導体層の一部分が露出し、第1および第2半導体層間から光起電力を出力する複数の光電変換素子と、(b) 支持体であって、第1導体と第2導体との間に、電気絶縁体を介して、電気的に絶縁した状態を構成し、第1導体または第1導体上に形成された被覆層によって内面が形成された複数の凹部が、隣接して形成され、各凹部内に光電変換素子が配置されて凹部の第1導体または第1導体上に形成された前記被覆層による反射光が光電変換素子に照射され、第1導体は、光電変換素子の第2半導体層に電気的に接続され、第2導体は、第1半導体層の前記露出した部分に電気的に接続される支持体とを含み、光電変換素子の外径は、 $0.5 \sim 2 \text{ mm } \phi$ であり、支持体の凹部の開口端の面積をS1とし、光電変換素子の中心を含む断面積をS2とすると、集光比 $x = S1 / S2$ を、 $2 \sim 8$ に選ぶことを特徴とする光発電装置である。また本発明は、(a) ほぼ球状の形状を有し、第1半導体層およびそれよりも外方の第2半導体層を有し、第2半導体層の開口部から第1半導体層の一部分が露出し、第1および第2半導体層間から光起電力を出力する複数の光電変換素子と、(b) 支持体であって、第1導体と第2導体との間に、電気絶縁体を介して、電気的に絶縁した状態を構成し、第1導体または第1導体上に形成された被覆層によって内面が形成された複数の凹部が、隣接して形成され、各凹部内に光電変換素子が配置されて凹部の第1導体または第1導体上に形成された前記被覆層による反射光が光電変換素子に照射され、第1導体は、光電変換素子の第2半導体層に電気的に接続され、第2導体は、第1半導体層の前記露出した部分に電気的に接続される支持体とを含み、光電変換素子の外径は、 $0.8 \sim 1.2 \text{ mm } \phi$ であり、支持体の凹部の開口端の面積をS1とし、光電変換素子の中心を含む断面積をS2とすると、集光比 $x = S1 / S2$ を、 $4 \sim 6$ に選ぶことを特徴とする光発電装置である。本発明に従えば、支持体の凹部の開口端は、

たとえば蜂の巣状の多角形であり、たとえば六角形であってもよく、この凹部は底になるにつれて先細状に形成され、その底に、光電変換素子が配置され、その光電変換素子が、凹部の底もしくはその周辺で、支持体の各導体に接続される。凹部の開口端が多角形であって、各開口端が連続することによって、太陽光などの光源に臨む支持体における光電変換素子の位置以外の全面で受けた光の全てを、光電変換素子に照射することができるようになる。したがって集光比 $x = S1/S2$ を、たとえば 2~8 倍として、また好ましくは 4~6 倍として、いわば集光形光電変換素子を実現することができる。これによって前述のように光電変換素子の相互の間隔を大きくし、光電変換素子の個数を減少することができ、かつ支持体との電気的な接続作業工程を簡素化することができる。したがって光電変換素子の材料となる高純度半導体の使用量を減少し、安価に本発明を実施することができるようになる。支持体の構成は、比較的簡単であり、生産性に優れており、製造が容易である。たとえば本発明者の実験によれば、ほぼ球状の Si から成る光電変換素子を、その外径が 800~1000 μm となるように形成した本件光発電装置では、集光比 x を 4~6 倍とすれば、光発電装置で使用される全ての光電変換素子を構成する Si と同一重量の Si を、仮想上、光発電装置への光源からの光線に垂直な仮想平面への投影面積と等しい面積を有する平板に換算したときの厚みは、約 90~120 μm になり、したがって発生電力 1W あたりの Si の使用量は、2g 未満の値で済むという画期的な結果を得られることになった。前述の結晶シリコン半導体ウエハから成る光電変換素子の第 1 先行技術では、結晶シリコンの厚みは、350~500 μm であり、スライ

30 スロスを含めると、約 1mm となる。そのため、第 1 先行技術では、発生電力 1W あたりの Si の使用量は、約 15~20g 程度である。したがって本発明では、Si の使用量を、前述の第 1 先行技術に比べて大幅に軽減することができる。集光比 x が 8 を超える値とすれば、光電変換素子の必要な数を減少することができ、発生電力 1W あたりの Si の使用量をさらに軽減することができるが、その反面、実際には集光比 x の増加とともに、凹部に入射された光エネルギーの光電変換素子に吸収される光エネルギーに対する比率である集光効率が悪くなり、その結果、性能の低下を招いてしまう。さらに本発明に従えば、前述のとおり、光電変換素子の外径を 0.5~2mm ϕ に選び、好ましくは 0.8~1.2mm ϕ に選ぶとともに、集光比 x を、2~8 に選び、好ましくは 4~6 に選ぶことによって、光電変換素子の数を減少し、発生電力 1W あたりの Si の使用量を軽減することができる。このようにして光電変換素子の外径の数値選択との組合せは、光電変換素子の数を減少し、発生電力 1W あたりの

Si の使用量を低減するために重要である。光電変換素子の外径が 0.5mm ϕ 未満では、Si の使用量は低減するが、光電変換素子の必要な数が増加してしまい、またその外径が 2mm ϕ を超える構成では、光電変換素子の必要な数は減少するが、Si の使用量は多くなってしまふ。集光比 x が 2 未満では、Si の使用量を充分低減することはできず、また 8 を超えると、集光効率がたとえば 80% 未満に悪化し、性能の低下を招く結果になる。本発明では、集光比 x を前述の値の範囲に選ぶことによって、集光効率を 80% 以上とし、さらに 90% 以上とすることができるようになる。こうして本発明に従えば、光電変換素子の外径と集光比 x とを前述の数値の範囲に選び、これによって前述の第 3 先行技術に比べて、光電変換素子の必要な数と、発生電力 1W あたりの Si の使用量とをいずれも、 $1/5 \sim 1/10$ に激減することができるという卓越した効果が達成される。また本発明に従ってアモルファス Si 光電変換素子を用いて前述の集光比で集光した構成では、光電変換素子の温度を、アモルファス Si 薄板の光電変換素子に比べて上昇させ、たとえば 40~80℃ とすることができる。これによってアモルファス Si 光電変換素子の劣化を抑制し、長寿命にすることが可能である。また本発明は、図 14 のように、光電変換素子は、一方導電形式の第 1 半導体層 64 の外方に、第 1 半導体層よりも光学的バンドギャップが広い他方導電形式の第 2 半導体層 65 が形成されて、pn 接合を有することを特徴とする。また本発明は、図 15 および図 16 のように、光電変換素子は、一方導電形式の第 1 半導体層 68、73 の外方に、アモルファス真性半導体層 69、74、および第 1 半導体層よりも光学的バンドギャップが広い他方導電形式のアモルファス第 2 半導体層 70、76 が、この順序で形成されて、pin 接合を有することを特徴とする。また本発明は、第 1 半導体層は、n 形 Si であり、第 2 半導体層は、p 形アモルファス SiC であることを特徴とする。また本発明は、第 1 半導体層である n 形 Si は、n 形結晶 Si または n 形微結晶 (μc) Si であることを特徴とする。本発明に従えば、異種のアモルファス半導体によって pn または pin のヘテロ接合窓構造を構成する。光の入射側に存在する窓材料の第 2 半導体層の光学的バンドギャップを、内側の第 1 半導体層よりも広くし、これによって第 2 半導体層の光吸収係数を小さくしてこの第 2 半導体層で光が吸収されないようにし、表面層での電子と正孔との再結合を減らし、光吸収損失を軽減し、また短波長側の感度を増してワイドギャップ窓作用を達成し、その結果、エネルギー変換効率を向上することができる。特に pin 接合構造では、光起電力発生層である真性半導体層 (i 層) に、光エネルギーをより多く導き入れるとともに、短波長側の感度を増してワイドギャップ窓作用を達成することができる。本発明では、前述の先行技術における p 形 Si 球の外方に n 形 Si 表皮

部を形成した粒子に比べて、きわめて優れたエネルギー変換動作が行われることになる。p i n 接合を有する光電変換素子の i 層では、光が吸収されて電子・正孔対を作って光電流を生成し輸送する役目を果たし、p 層と n 層とは、フェルミ準位を価電子帯と伝導帯の近くに固定して、i 層で発生した電子、正孔を、両電極に運ぶ内部電界を作って光生成キャリアを収集する役目を果たす。こうしてエネルギー変換効率の向上が図られる。また本発明は、図 17 のように、光電変換素子は、最内方の第 1 半導体層を有する内部セル 81 と、その内部セルの外方に形成され、最外方の第 2 半導体層を有する外部セル 82 とを含み、スタック形構造を有することを特徴とする。また本発明は、内部セル 81 は、p n 接合層または p i n 接合層を有し、外部セル 82 は、p n 接合層または p i n 接合層を有することを特徴とする。また本発明は、内部セル 81 は、内から外に順に、一方導電形式の第 1 半導体層 84 と、他方導電形式のアモルファスおよび／または微結晶の半導体層 85 とを有し、外部セル 82 は、内から外に順に、アモルファス p i n 接合層 86 と、この p i n 接合層よりも光学的バンドギャップが広いアモルファスまたは微結晶の第 2 半導体層 87 とを有することを特徴とする。また本発明は、図 18 のように、内部セル 101 は、内から外に順に、一方導電形式の第 1 半導体層 104 と、他方導電形式のアモルファスおよび／または微結晶の半導体層 105、106 とを有し、外部セル 102 は、内から外に順に、一方導電形式の微結晶半導体層 107 と、アモルファス真性半導体層 108 と、他方導電形式の微結晶の第 2 半導体層 111 とを有することを特徴とする。また本発明は、図 19 のように、内部セル 112 は、内から外に順に、一方導電形式のアモルファスの第 1 半導体層 114 と、アモルファス真性半導体層 115 と、他方導電形式のアモルファス半導体層 117 とを有し、外部セル 113 は、内から外に順に、一方導電形式の微結晶半導体層 118 と、アモルファス真性半導体層 119 と、他方導電形式の微結晶の第 2 半導体層 122 とを有することを特徴とする。また本発明は、図 20 のように、内部セル 124 は、内から外に順に、一方導電形式のアモルファスの第 1 半導体層 126 と、微結晶の真性半導体層 127 と、他方導電形式であって、第 1 半導体層よりも光学的バンドギャップが広いアモルファス半導体層 129 とを有し、外部セル 125 は、内から外に順に、一方導電形式の微結晶半導体層 130 と、アモルファス真性半導体層 131 と、他方導電形式の微結晶の第 2 半導体層 134 とを有することを特徴とする。本発明に従えば、微結晶 (μ c) 半導体層は、導電度が高く、このような微結晶半導体層を、第 1 半導体層と p i n 接合層との間に導入することによって、光電変換効率を向上することができる。アモルファス p i n 接合層によって、またそのアモルファス p i n 接合層と第 2 半導体層とのヘテロ接合によつ

て、光生成キャリアの有効な収集を行うことができるとともに、光生成キャリアの再結合の損失を軽減することができる。アモルファス半導体は、支持体の凹部の内面による反射光を受光することによって、たとえば 40 ~ 80℃ に昇温され、これによって光電変換特性の劣化が抑制され、好都合である。この光電変換素子は、ほぼ球状に形成されているので、直接光および反射光を受光する単位面積あたりの光の入射エネルギーが大きくなることが抑制され、このことによってまた、光電変換特性の劣化が抑制されることになる。また本発明は、第 1 半導体層は、直接遷移形半導体層であることを特徴とする。また本発明は、直接遷移形半導体層は、InAs、GaSb、CuInSe₂、Cu(InGa)Se₂、CuInS、GaAs、InGaP、CdTe から成るグループから選ばれた 1 種類であることを特徴とする。本発明に従えば、内側の第 1 半導体層を、光を吸収しやすい直接遷移形半導体層によって実現し、これによって電子と正孔との十分な遷移確率を得ることができ、このことによってまた、光電変換効率を向上することができる。また本発明は、複数の支持体が隣接して配置され、各支持体の周辺部は、外方に延在して形成されており、この周辺部で、隣接する一方の支持体の第 1 導体と、他方の支持体の第 2 導体とが、重ねられて電氣的に接続されることを特徴とする。また本発明は、前記各周辺部は、立上り部分または立下り部分を有し、立上り部分または立下り部分が重ねられて電氣的に接続されることを特徴とする。本発明に従えば、光電変換素子が搭載された複数の支持体の周辺部で、一方の支持体の第 1 導体と、他方の支持体の第 2 導体とを重ねて接続し、こうして支持体毎の光電変換素子による光起電力を直列接続し、希望する高い電圧を取り出すことができる。本発明に従えば、後述の図 12 および図 13 に示されるように、支持体の周辺部の立上り部分と立下り部分とを重ねて電氣的に接続し、または立上り部分同士を、または立下り部分同士を電氣的に接続するようにしてもよい。これによって支持体の凹部を近接し、限られた面積にできるだけ多くの凹部および光電変換素子を配置することができるようになる。

【発明の実施の形態】図 1 は本発明の実施の一形態の光発電装置 1 の一部の拡大断面図であり、図 2 は光発電装置 1 の全体の構成を示す断面図であり、図 3 は図 2 に示される光発電装置 1 の分解斜視図である。光発電装置 1 は基本的に、ほぼ球状の形状を有する複数の光電変換素子 2 と、その光電変換素子 2 が搭載される支持体 3 とから成る組合せ体 4 が、透光性合成樹脂材料、たとえば PVB (ポリビニルブチラル)、EVA (エチレンビニルアセテート) などから成る充填層 5 内に埋設され、この充填層 5 には、太陽光などの光源側にポリカーボネートなどの透光性保護シート 6 が配置されて固定される。充填層 5 の保護シート 6 と反対側 (図 1 の下方) の表面

には、合成樹脂材料などから成る防水性裏面シート 12 が固定される。こうして光発電装置 1 の全体の形状は、偏平な板状である。光電変換素子 2 は、第 1 半導体層 7、およびそれよりも外方の第 2 半導体層 8 を有する。第 2 半導体層 8 には開口部 9 が形成される。第 1 半導体層 7 の一部分 10 は、開口部 9 から図 1 の下方に露出する。図 1 の上方から光 11 が照射されることによって、光電変換素子 2 の第 1 および第 2 半導体層 7、8 間から光起電力が出力される。支持体 3 は、第 1 導体 13 と第 2 導体 14 との間に電気絶縁体 15 がサンドイッチされ、こうして第 1 および第 2 導体 13、14 が、電気絶縁体 15 を介して電氣的に絶縁されて構成される。第 1 および第 2 導体 13、14 は、たとえばアルミニウム箔であってよく、そのほかの金属製シートであってよい。電気絶縁体 15 は、たとえばポリイミドなどの合成樹脂材料であってよく、そのほかの電気絶縁性材料から成ってよい。複数の各凹部 17 は、隣接して形成され、この凹部 17 の内面は、第 1 導体 13 によって形成される。各凹部 17 内の底には、光電変換素子 2 がそれぞれ配置される。図 4 は、支持体 3 の一部の平面図である。凹部 17 の開口端 18 は多角形であり、たとえばこの実施の形態では蜂の巣状の正六角形であり、本発明の実施の他の形態では、たとえば三角以上の他の多角形であってよい。図 4 において開口端 18 の長さ W_1 は、たとえば 2 mm であってよい。相互に隣接する各開口端 18 は、連続し、すなわち凹部 17 は、図 1 における逆 U 字状の屈曲部 19 によって連なる。これによって光 11 に臨む面積内に、できるだけ多くの凹部 17 を形成することができ、したがって凹部 17 の内面の第 1 導体 13 による反射光を、光電変換素子 2 に反射して導くことができ、集光比を大きくすることができる。凹部 17 は、底になるにつれて、たとえば放物線状に先細状に形成される。凹部 17 の底で、光電変換素子 2 の第 1 半導体層 7 が支持体 3 の第 2 導体 14 に接続部 21 で電氣的に接続される。光電変換素子 2 の第 2 半導体層 8 は、凹部の底もしくはその周辺で、支持体 3 の第 1 導体 13 に電氣的に接続される。図 5 は、光電変換素子 2 の支持体 3 に搭載される前の状態における光電変換素子 31 を示す断面図である。図 5 の光電変換素子 31 は、前述の図 1 に類似する断面構造を有する。第 1 半導体層 7 は、球状であり、n 形 Si から成る。第 1 半導体層 7 は、アモルファス、単結晶または多結晶であってよい。この第 1 半導体層 7 の外方に形成される第 2 半導体層 8 は、p 形 Si である。この第 2 半導体層 8 は、アモルファス、単結晶または多結晶であってよい。この第 2 半導体層 8 は、第 1 半導体層 7 よりも光学的バンドギャップを広くとれば、たとえば p 形 a-SiC とすれば、ワイドギャップ窓作用が達成される。本発明の実施の他の形態では、図 5 に示される第 1 半導体層 7 は、直接遷移形半導体層によって実現され、たとえば n 形導電

形式を有する InAs、CuInSe₂、Cu(InGa)Se₂、CuInS、GaAs、InGaP、CdTe から成るグループから選ばれた 1 種類であってよい。この直接遷移形半導体層によって形成された第 1 半導体層 7 の上に、第 2 半導体層 8 が形成され、この第 2 半導体層 8 は、p 形導電形式を有する半導体 AlGaAs、CuInSe₂、Cu(InGa)Se₂、GaAs、AlGaP、CdTe またはそれに類似する化合物半導体のグループから選ばれた 1 種類である。こうして p-n 接合構造が形成される。第 1 および第 2 半導体層 7、8 にアモルファス半導体を用いる工程では、後述の図 6 のように、第 1 半導体層 68 および第 2 半導体層 70 の間に、i 半導体層 69 を形成し、これによって p-i-n 接合構造が形成されてよい。図 5 に示される光電変換素子 31 を用いて、図 1 に示される支持体 3 とともに組合せ体 4 を製造する方法を、次に説明する。図 6 は、光電変換素子 2 と支持体 3 とを有する組合せ体 4 を製造する方法を説明するための断面図である。前述の図 5 に示される球状の光電変換素子 2 が製造された後、図 6 に示されるように、光電変換素子 2 が切削加工される。図 6 に示される光電変換素子 2 では、第 2 半導体層 8 の開口部 9 から第 1 半導体層 7 の一部分 10 が露出している。この開口部 9 は、中心角 θ_1 が 180° 未満の範囲で平面状に形成される。中心角 θ_1 は、たとえば 45° ~ 90° であってよく、好ましくは 60° ~ 90° であってよい。光電変換素子 31 の外径 D_1 は、たとえば 0.5 ~ 2 mm ϕ 未満であってよく、さらに好ましくは 0.8 ~ 1.2 mm ϕ である。開口部 9 の内径は、参照符 D_2 で示される。集光比 $x = S_1 / S_2$ は、2 ~ 8 倍であり、好ましくは 4 ~ 6 倍である。図 7 は、球状の光電変換素子 31 を切削加工して開口部 9 を形成する工程を説明するための断面図である。複数の球状光電変換素子 31 は、その上部が吸引パッド 34 によってそれぞれ真空吸引され、無端ベルト状研磨材 35 によって研磨される。研磨材 35 は、ローラ 36、37 にわたって巻掛けられて回転駆動される。再び図 6 を参照して、支持体 3 の製造にあたって、アルミニウム箔の第 1 導体 13 が準備され、この第 1 導体 13 には接続孔 39 が形成される。接続孔 39 の内径 D_3 は、光電変換素子 2 の外径 D_1 未満であって、第 2 半導体層 8 の開口部 9 の内径 D_2 を超える値に選ばれる ($D_1 > D_3 > D_2$)。薄板状の電気絶縁体 15 が準備され、この電気絶縁体 15 には接続孔 40 が形成される。接続孔 40 の内径 D_4 は、光電変換素子 2 の開口部 9 の内径 D_2 未満である ($D_2 > D_4$)。こうして接続孔 39 を有する第 1 導体 13 と接続孔 40 を有する電気絶縁体 15 とが重ねられて接着されて一体化され、これらの接続孔 39、40 の各軸線は一直線上に存在する。さらに第 2 導体 14 が重ねられて接着されて一体化され、偏平な支持体 3a が形成される。本発明の実施の他の形態では、接続孔 39 を有する

第1導体13と、接続孔40を有する電気絶縁体15と、第2導体14とが、同時に重ねられて接着されて一体化されてもよい。第1および第2導体13、14ならびに電気絶縁体15の厚みは、たとえば60 μ mであってもよい。光電変換素子2の開口部9付近は、接続孔39に嵌まり込み、電気絶縁体15の接続孔40に臨む。前記開口部9付近は、接続孔39に臨んで第1導体13上に置かれてもよい。図1も併せて参照して、光電変換素子2の開口部9よりも図1の上方で第2半導体層8の開口部9を囲む外周面と、支持体3aまたは3の第1導体13の第1接続孔39付近の部分、すなわち第1接続孔39の内周面またはその第1接続孔39付近で第1接続孔39を囲む部分とが、電気的に接続される。第2半導体層8の外周面と第1導体13との接続部分44(図1参照)は、開口部9を含む仮想平面の周縁部45よりも第1導体13とは反対側(図1の上方)に位置し、これによって第1導体13が第1導体7と電気的に導通することを確実に防ぎ、またこの接続部分44は、開口部9を含む仮想平面に平行であってかつ光電変換素子2の中心46を通る仮想平面47よりも開口部9側(図1の下方)に存在する。その後、偏平な支持体3aがプレスによって塑性変形加工され、複数の凹部17が隣接して形成される。第2導体14は、電気絶縁体15の接続孔40から図6の上方に突出し、すなわち接続孔40を挿通して隆起するように変形されて接続部21が形成される。こうして形成された支持体3の高さH1は、たとえば約1mmであってもよい。第1半導体層7と第2導体14との電気的接続工程、および第2半導体層8と第1導体13との電気的接続工程との両工程は、いずれが先に順次的に行われてもよく、あるいはまた同時に行われてもよい。こうして形成された凹部17内に、開口部9を有する光電変換素子2が配置される。本発明の実施の他の形態では、導体13/絶縁体15/導体14の3層構造を、凹部17が形成されるように塑性変形加工した後、上述の各開口部39、40を、2種類の各レーザ光を用いて、導体13と絶縁体15とにそれぞれ形成して、支持体3を製造してもよい。図8は、支持体3の凹部17内に光電変換素子2を配置する工程を示す簡略化した斜視図である。前述の図7において吸引パッド34で真空吸引された状態で切削加工された光電変換素子2は、その開口部9が下方に臨んだ姿勢のままで、支持体3の凹部17内に搬送されて配置される。吸引パッド34は、複数個、たとえば100個、列を成して設けられる。吸引パッド34によって光電変換素子2が凹部17内に配置された後、支持体3が進行方向42に凹部17の1ピッチだけ移動され、前述と同様にして吸引パッド34を用いて光電変換素子2を、新たな凹部17に配置する。このような動作が繰返されて全ての凹部17に光電変換素子2が配置される。その後、光電変換素子2は支持体3に凹部17の底で電気的に接続される。光電変

換素子2の第1半導体層7は、開口部32で露出し、第2導体14の接続孔40で接続部21に電気的に接続される。また光電変換素子2の第2半導体層8は、開口部9の上部の外周部が第1導体13の接続孔39付近の部分と電気的に接続される。これらの第1および第2導体13、14と光電変換素子2の第2および第1半導体層8、7との電気的な各接続は、たとえばレーザ光を用いて共晶によって、または導電性ペーストを用いて、もしくは金属バンプを用いて電気的に接続されてもよい。こうして鉛を含むはんだを用いることなく、電気的接続を行うことができ、環境の保護の観点から好ましい。図9は、光電変換素子2と支持体3とを有する組合せ体4、4bが接続された状態を示す斜視図である。組合せ体4、4bの外方に延びる平面状の周辺部61、61bで、電気的な接続が行われる。図10は、図9に示される組合せ体4、4bの周辺部61、61b付近の分解断面図である。一方の組合せ体4の支持体3の第1導体13の上に、他方の支持体3bの第2導体14が、重ねられて電気的に接続され、固定される。こうして複数の支持体3、3b毎の光電変換素子2による光起電力を直列接続し、したがって希望する高い電圧を取り出すことができる。図11は、組合せ体4、4b、4cを電気的に接続した状態を示す簡略化した側面図である。隣接する一方の組合せ体4の周辺部61の上または下に他方の組合せ体4bの周辺部61bを重ねて、電気的に前述のように接続する。さらに組合せ体4bの前述の周辺部61bと反対側の周辺部61b1は、隣接する組合せ体4cの周辺部61cに上下に重ねられて電気的に接続される。組合せ体4bの一方の周辺部61bが、組合せ体4の周辺部61bの下方に図11に示されるように配置される構成では、他方の周辺部61b1は、組合せ体4cの周辺部61cの上方に配置され、こうしていわば2段状に交互に上下に組合せられて、接続される。周辺部61、61b;61b1、61cの図11における左右方向の重なった長さL61は、たとえば1mmであってもよい。図12は、隣接する組合せ体4、4bの電気的な接続構造を示す断面図である。一方の組合せ体4の周辺部61は、立上っており、他方の組合せ体4bの周辺部61bは立下って形成される。周辺部61における導体14と、周辺部61bの導体13とが電気的に接続される。図13は、本発明の実施の他の形態における組合せ体4、4bの電気的接続状態を示す断面図である。この実施の形態は、図12の実施の形態に類似するけれども、特にこの実施の形態では、組合せ体4の立上った周辺部61の導体13が、組合せ体4bの立下った周辺部61bの導体14に電気的に接続される。このような図12および図13の接続構造によれば、支持体3、3bの凹部を近接し、限られた面積にできるだけ多くの凹部および光電変換素子を配置することができるようになる。図14は、本発明の実施の他の形態の光電変換素子

2の一部の断面図である。図14および後述の図15～図20では、各半導体層は、周方向に展開した偏平な形状で示されているけれども、実際には、円弧状に半径方向内方から外方にすなわち各図面の下方から上方に向かって順次的に、積層して球面を有して形成されている。図14では、光電変換素子の半径方向内方から外方に向かって順次的に、n形微結晶(μ c)Si層63、n形多結晶(poly)Si層64/p形a-SiC層65/p形微結晶SiC層66のダブルヘテロ接合層を有する構成を有する。このようなpn接合を有する光電変換素子の構成は、表1に示す。

【表1】

図	参照符	層
14	66	p μ c-SiC
	65	p a-SiC
	64	n poly Si
	63	n μ c-Si
15	70	p a-SiC
	69	i a-SiC
	68	n μ c-Si
16	77	p μ c-SiC
	76	p a-SiC
	75	i a-SiC
	74	i a-Si
	73	n μ c Si

図15は、本発明の実施の他の形態の光電変換素子2の断面図である。各半導体層68、69、70は、前述の表1の構成を有する。本発明の実施の他の形態では、図15の光電変換素子2において、半導体層68として、n形の単結晶または多結晶のSiが用いられてもよい。図16は、本発明の実施の他の形態の光電変換素子2の断面図である。各半導体層の具体的な構成は、前述の表1に示されるとおりである。本発明の実施の他の形態では、この図16における半導体層73、74は、n形結晶Siであつてもよい。また半導体層74は、i形微結晶Siであつてもよい。図17は、本発明の実施の他の形態の光電変換素子2の断面図である。図17～図20の光電変換素子2は、2接合のスタック構造を有する。本発明の実施の他の形態では、3接合以上のスタック構造を有する光電変換素子2が用いられてもよい。図17～図20の各光電変換素子2の具体的な構成は、表2に示されるとおりである。

【表2】

図		参照符	層
17	外部セル 82	87	a-SiC
		86	a-Si pin
	内部セル 81	85	p-a-Si
		84	n poly-Si
18	外部セル 102	111	p-μc-SiC
		110	p-a-SiC
		109	i-a-SiC
		108	i-a-Si
		107	n-μc-Si
	内部セル 101	106	p-μc-SiC
		105	p-a-SiC
		104	n poly-Si
19	外部セル 113	103	n-μc-SiC
		122	p-μc-SiC
		121	p-a-SiC
		120	i-a-SiC
		119	i-a-Si
	内部セル 112	118	n-μc-Si
		117	p-a-SiC
		116	i-a-SiC
20	外部セル 125	115	i-a-Si
		114	n-a-SiC
		134	p-μc-SiC
		133	p-a-SiC
		132	i-a-SiC
	内部セル 124	131	i-a-Si
		130	n-μc-Si
		129	p-a-SiC
		128	i-a-Si
		127	i-μc-Si
		126	n-a-Si

図17において、内部セル81の外方に外部セル82が形成される。半導体層84は、n形アモルファスSiであつてもよく、半導体層85はp形微結晶Siであつてもよく、さらに半導体層87は微結晶SiCであつてもよい。半導体層86のpin接合層は、光電変換素子2の半径方向内方から外方に順次的にp形、i形およびn形の各半導体層が積層されて構成されてもよいが、本発明の実施の他の形態では、内部セル81の半導体層84、85の導電形式を図17とは逆にし、外部セル82の半導体層86、87の導電形式を図17とは逆とし、この半導体層86では、n形、i形およびp形の半導体層が順次的に形成されてもよく、このことは前述のとおりであつて、そのほかの構成を有するpin接合層を備えた光電変換素子2に関して同様である。図18は、本発明の実施の他の形態の光電変換素子2の断面図である。内部セル101と外部セル102とには、半導体層103～106；107～111が積層されて構成される。図19は、本発明の実施の他の形態の光電変換素子2の断面図である。内部セル112と外部セル113とには、半導体層114～117；118～122が積層されて構成される。半導体層117に代えて、p形アモルファスSiOであつてもよい。半導体層121も同様

に、p形アモルファスSiOであつてもよい。図20は、本発明のさらに他の実施の形態の光電変換素子2の断面図である。内部セル124と外部セル125とは、半導体層126～129；130～134が形成される。半導体層129に代えて、p形アモルファスSiOが用いられてもよい。本発明の光電変換素子2は、前述の構成以外の構成を有していてもよい。本発明の実施の他の形態では、支持体3に代えて、たとえばポリカーボネートなどの電気絶縁性合成樹脂材料などの射出成形などの成形によって凹部を形成し、その表面に、Niなどの導電性材料をメッキして、第1および第2導体を形成し、支持体を製造してもよい。第1および第2導体は、たとえばアルミニウム箔であつてもよいが、Crメッキによって、またはAgメッキによって形成されてもよく、さらにこれらの金属Ni、Cr、Al、Ag等を蒸着もしくはスパッタ等により形成してもよい。第1導体の上には、被覆層が形成されてもよく、この被覆層は、たとえばメッキなどによって形成される金属製であつてもよく、または合成樹脂製であつてもよい。

【発明の効果】本発明によれば、光電変換素子の材料、特に高価なSiの使用量を大幅に低減し、さらに光電変換素子の数を減少して光電変換素子と支持体との接続作

業工程を簡素化し、このようにして生産性が向上され、原価が低減される。特に本発明の光電変換素子を用いることによって、省資源、省エネルギー形の製造方法によって実現することができる。支持体の凹部の内面を形成する第1導体またはその被覆層による太陽光などの反射光を、光電変換素子に照射し、光を有効に利用することができる。第1導体またはその被覆層は、光を反射する働きを果たすとともに、光電変換素子の第2半導体層に接続されて、電流を導く働きを果たす。このような支持体の構成は単純であり、生産性が優れている。特に本発明によれば、光電変換素子の外径を0.5～2mmφ、好ましくは0.8～1.2mmφに選ぶとともに、集光比 x を2～8、好ましくは4～6に選ぶことによって、前述の第3先行技術に比べて発生電力1WあたりのSiの使用量と光電変換素子の必要な数とを、 $1/5 \sim 1/10$ に激減することができるという卓越した効果を達成することができるようになる。Siの使用量を低減することによって、光発電装置を安価に実現することができる。また、光電変換素子の数を減少して光電変換素子と支持体との電気的な接続作業工程を簡素化し、こうして生産性が向上され、このことによっても安価な光発電装置が実現されることになる。したがって高信頼性、高効率の光発電装置を提供することができるようになる。本発明によれば、外側のアモルファス第2半導体層の光学的バンドギャップを、中心側の第1半導体層よりも広くしてpn接合またはpin接合を構成し、これによって、光の入射側の窓材料の第2半導体層で光が吸収されないようにし、表面層での再結合を減らし、ワイドギャップ窓作用を達成し、光電変換効率の向上を図ることができる。また本発明によれば、中心側の第1半導体層と、それよりも外方のpin接合層との間に、導電度の高い微結晶(μc)半導体層を介在することによって、エネルギー変換効率の向上を図ることができる。また本発明によれば、直接遷移形第1半導体層を用いて、エネルギー変換効率を向上することも可能である。また本発明によれば、光電変換素子の製造が容易である。

【図面の簡単な説明】

【図1】本発明の実施の一形態の光発電装置1の一部の拡大断面図である。

【図2】光発電装置1の全体の構成を示す断面図である。

【図3】図2に示される光発電装置1の分解斜視図である。

【図4】支持体3の一部の平面図である。

【図5】光電変換素子2の支持体3に搭載される前の状

態における光電変換素子31を示す断面図である。

【図6】光電変換素子2と支持体3とを有する組合せ体4を製造する方法を説明するための断面図である。

【図7】真球状の光電変換素子31を切削加工して開口部32を形成する工程を説明するための断面図である。

【図8】支持体3の凹部17内に光電変換素子2を配置する工程を示す簡略化した斜視図である。

【図9】光電変換素子2と支持体3とを有する組合せ体4、4bが接続された状態を示す斜視図である。

【図10】図9に示される組合せ体4、4bの周辺部61、61b付近の分解断面図である。

【図11】組合せ体4、4b、4cを電気的に接続した状態を示す簡略化した側面図である。

【図12】隣接する組合せ体4、4bの電気的な接続構造を示す断面図である。

【図13】本発明の実施の他の形態における組合せ体4、4bの電気的接続状態を示す断面図である。

【図14】本発明の実施の他の形態の光電変換素子2の一部の断面図である。

【図15】本発明の実施の他の形態の光電変換素子2の断面図である。

【図16】本発明の実施の他の形態の光電変換素子2の断面図である。

【図17】本発明の実施の他の形態の光電変換素子2の断面図である。

【図18】本発明の実施の他の形態の光電変換素子2の断面図である。

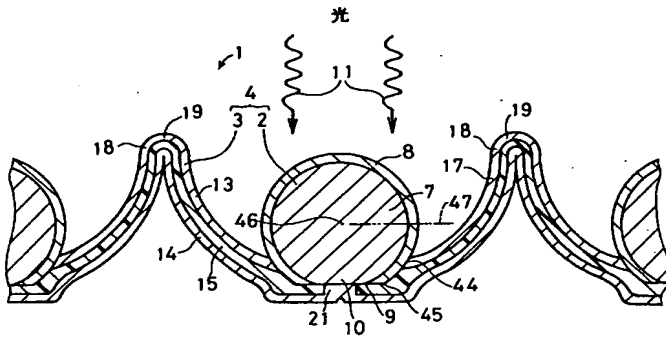
【図19】本発明の実施の他の形態の光電変換素子2の断面図である。

【図20】本発明のさらに他の実施の形態の光電変換素子2の断面図である。

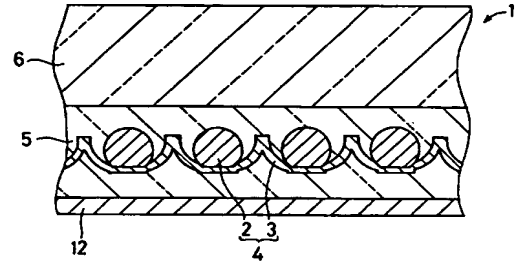
【符号の説明】

- 1 光発電装置
- 2 光電変換素子
- 3, 3b 支持体
- 4 組合せ体
- 7 第1半導体層
- 8 第2半導体層
- 9 開口部
- 10 一部分
- 13 第1導体
- 14 第2導体
- 15 電気絶縁体
- 17 凹部
- 18 開口端

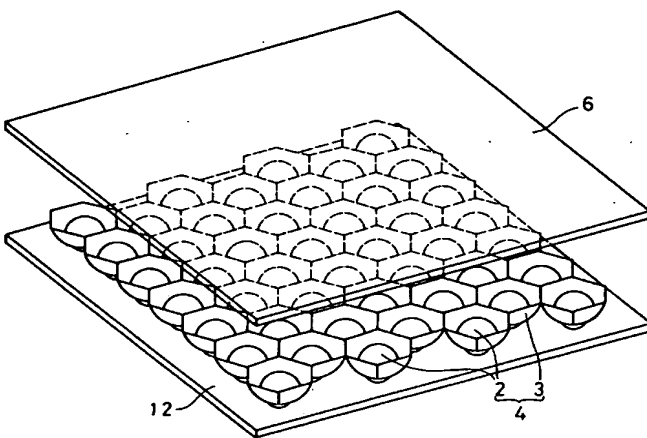
【図 1】



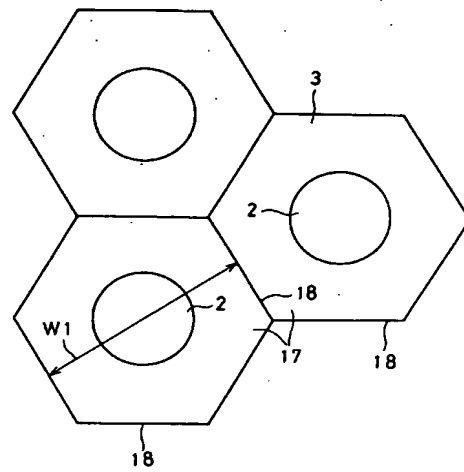
【図 2】



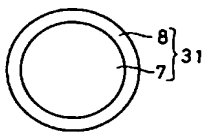
【図 3】



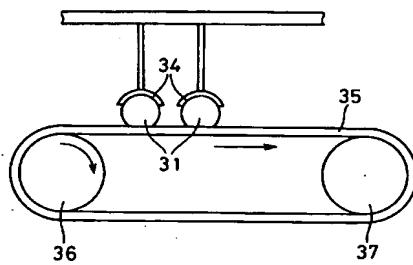
【図 4】



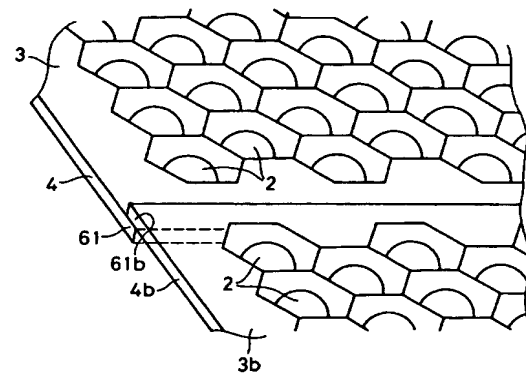
【図 5】



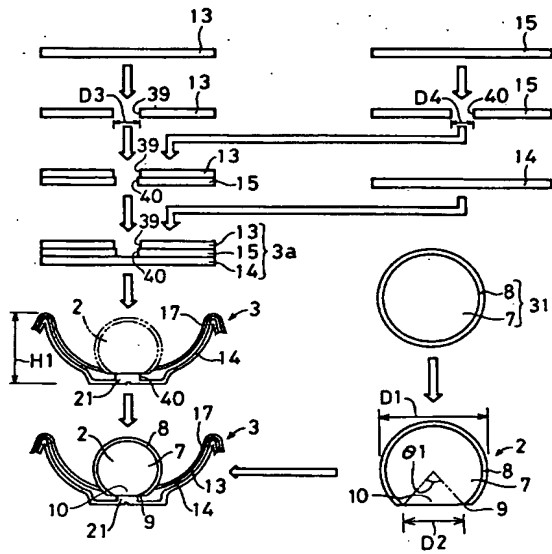
【図 7】



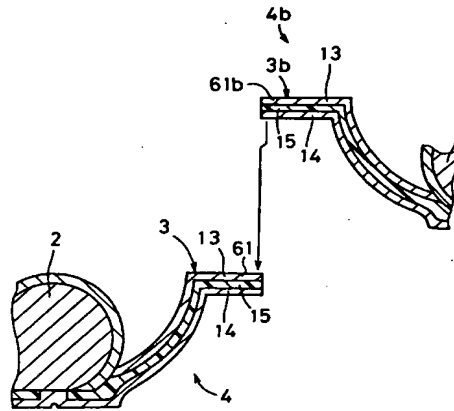
【図 9】



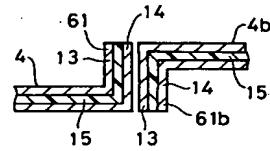
【図 6】



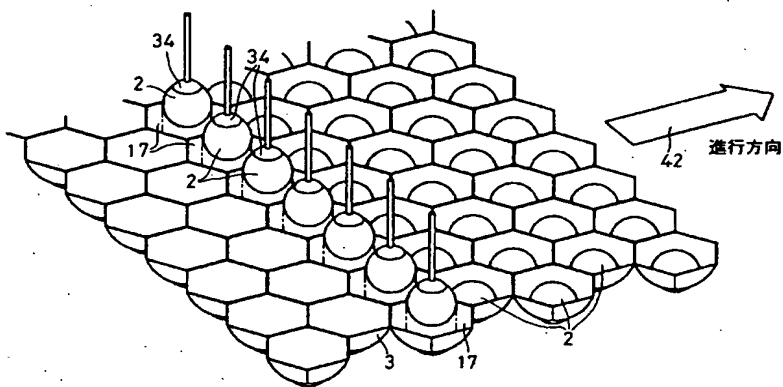
【図 10】



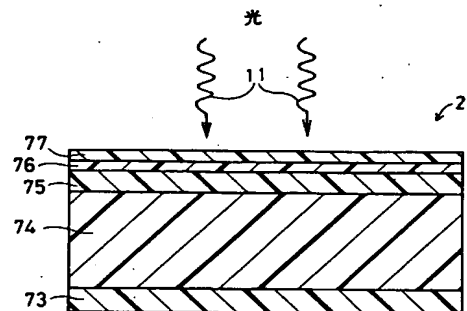
【図 12】



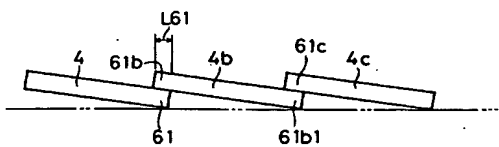
【図 8】



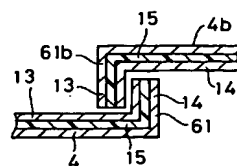
【図 16】



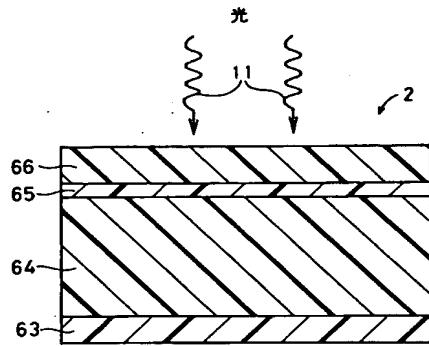
【図 11】



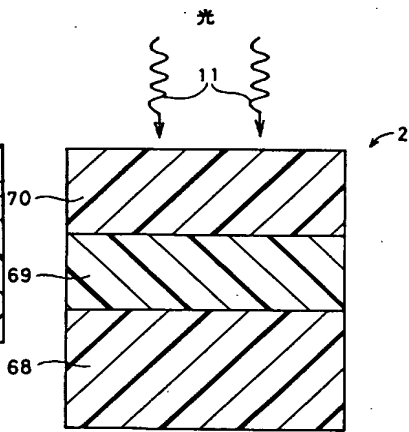
【図 13】



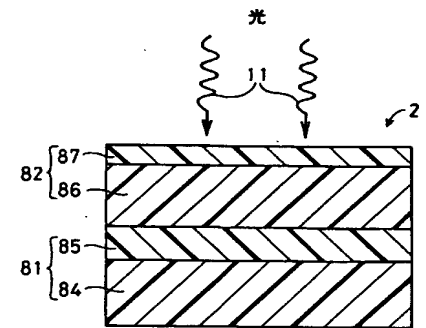
【図14】



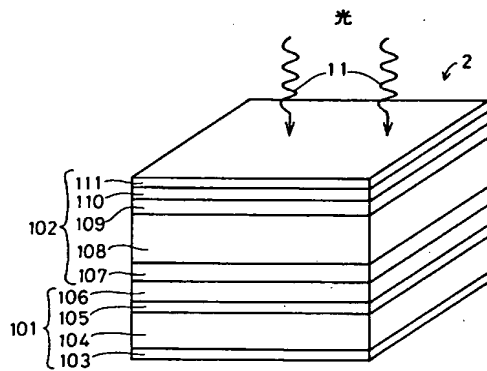
【図15】



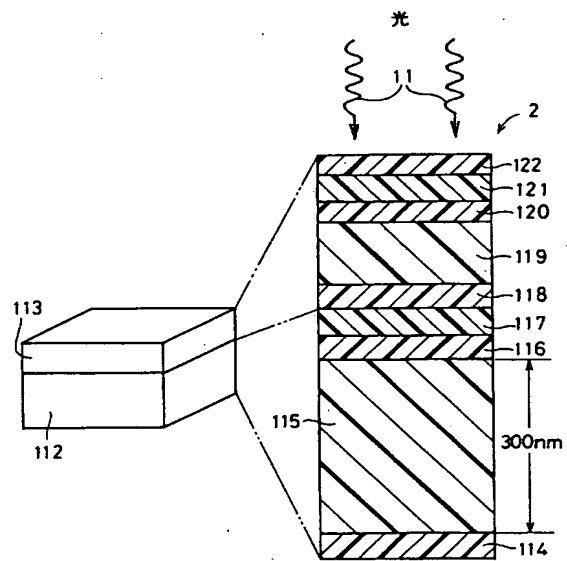
【図17】



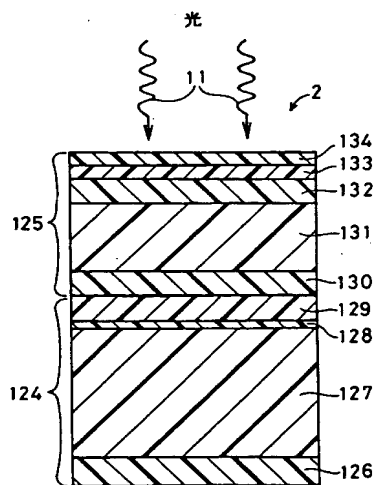
【図18】



【図19】



【図20】



【手続補正書】

【提出日】平成12年11月27日（2000. 11. 27）

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の詳細な説明

【補正方法】変更

【補正内容】

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光発電装置に関する。本件明細書中、 $p-i-n$ 接合というのは、ほぼ球状の光電変換素子の内から外に、または外から内に、順次的に n 形、 i 形および p 形の各半導体層が形成された構成を含むものと解釈されなければならない。

【0002】

【従来の技術】典型的な第1先行技術は、結晶シリコン半導体ウェハから成る光電変換素子を含む。この第1先行技術では、結晶を製造するための工程が複雑であり、費用が高くなる。また単結晶バルクからカットニング、スライシング、ポリッシングなどの工程を経て、半導体ウェハを製造するので工程が複雑であり、さらにそのカットニング、スライシング、ポリッシングなどの工程で生じる結晶の切削屑が、容量比にして約50%以上にもなり、無駄になる。

【0003】この問題を解決する他の第2先行技術は、アモルファス Si （略称 $a-Si$ ）薄膜から成る。この第2先行技術は、プラズマ化学気相成長法によって、光電変換層を薄膜状で形成するので、従来技術の単結晶バルクからのカットニング、スライシング、ポリッシングなどの工程が不要であり、堆積した膜の全てを素子の活性層として用いることができるという利点がある。この反面、アモルファス Si 太陽電池は、アモルファス構造に起因して、半導体内部に多数の結晶欠陥、すなわちギャップステイツが存在し、したがって光誘起劣化現象が存在し、光電変換効率が低下するという問題がある。この問題を解決するために、従来では、水素化処理によって不活性化する技術が開発され、アモルファス Si 太陽電池などの電子デバイスが製造可能になっている。

【0004】しかしながら、こうした処理によっても、結晶欠陥の効果を無くすることが不可能であり、たとえばアモルファス Si 太陽電池には、依然として、光電変換効率が15～25%程度劣化するという泣き所を保有している。

【0005】最近成功した光劣化を抑制する新技術として、光電活性 i 層を極端に薄くして、かつ太陽電池セルを2接合または3接合にするスタック形太陽電池が実現され、光劣化を10%程度まで抑制することに成功している。この光劣化は、太陽電池セルの動作温度が高いとき、光劣化の回復することが明らかとなり、こうした状

態で動作/稼動するモジュール技術も開発されつつあるが、充分とは言い難い。

【0006】このような問題を解決するさらに他の第3先行技術は、たとえば特公平7-54855に開示される。この第3先行技術では、 p 形 Si 球に n 形 Si 表皮部を持つ球状粒子を、穴のあいた偏平なアルミニウム箔に埋込み、そのアルミニウム箔の裏面から、 n 形 Si 表皮部をエッチングして内部の p 形 Si 球を露出し、この露出した p 形 Si 球を、もう1つのアルミニウム箔に接続してソーラ・アレーを構成する。

【0007】この第3先行技術では、高純度の Si の使用量を軽減して原価の低減を図ろうとすれば、粒子の外径を小さくして、全体の平均厚みを薄くする必要がある。また変換効率の向上を図るためには、受光面を大きくする必要があり、その受光面を大きくするために粒子を相互に近接して配置し、したがって小さい外径を有する多数の粒子が密に配置されてアルミニウム箔に接続されなければならない。その結果、粒子とアルミニウム箔との接続作業工程が複雑になり、原価の低減に劣る。

【0008】

【発明が解決しようとする課題】本発明の目的は、高純度の Si などの半導体材料の使用量を低減し、しかも大量生産が容易であり、つまり省資源、省エネルギー形の製造を可能にして、安価に実現される高信頼性、高効率の光発電装置を提供することである。

【0009】

【課題を解決するための手段】本発明は、(a) ほぼ球状の形状を有し、第1半導体層およびそれよりも外方の第2半導体層を有し、第2半導体層の開口部から第1半導体層の一部が露出し、第1および第2半導体層間から光起電力を出力する複数の光電変換素子と、(b) 支持体であって、第1導体と第2導体との間に、電気絶縁体を介して、電気的に絶縁した状態を構成し、第1導体または第1導体上に形成された被覆層によって内面が形成された複数の凹部が、隣接して形成され、各凹部内に光電変換素子が配置されて凹部の第1導体または第1導体上に形成された前記被覆層による反射光が光電変換素子に照射され、第1導体は、光電変換素子の第2半導体層に電気的に接続され、第2導体は、第1半導体層の前記露出した部分に電気的に接続される支持体とを含むことを特徴とする光発電装置である。

【0010】本発明に従えば、ほぼ球状の複数の各光電変換素子が、支持体の複数の各凹部にそれぞれ配置され、この凹部の内面は、第1導体または第1導体上に形成された被覆層によって形成され、したがって太陽光などの外部からの光は、光電変換素子に直接に照射されるとともに、凹部内面の第1導体または第1導体上に形成された被覆層によって反射されて光電変換素子に照射される。

【0011】光電変換素子は、凹部内に配置されるので、相互に間隔をあけて設けられ、すなわち光電変換素子が密に配置されることは無い。したがって光電変換素子の個数を減少して光電変換素子を構成する高純度のたとえばSiなどの材料の使用量を低減することができる。とともに、光電変換素子と支持体の導体との接続工程を容易にすることができる。

【0012】しかも複数の凹部は、相互に隣接して形成され、これによって外部からの光は、凹部内で反射して光電変換素子に照射し、外部からの光を有効に、光電変換素子の光起電力の発生のために、利用することができる。こうして本発明の光電変換素子の光源に臨む単位面積あたりの発電電力をできるだけ大きくすることができる。

【0013】本発明の光電変換素子には、単結晶、多結晶またはアモルファスの材料から成ってもよく、シリコン系、化合物半導体系、その他の材料から成ってもよく、またたとえばpn形、pin形の各構造を有していてもよく、その他たとえば、ショットキーバリア形、MIS (metal-insulator-semiconductor) 形、ホモ接合形、ヘテロ接合形およびその他の構成を有していてもよい。

【0014】中心側の第1半導体層は、外側の第2半導体層の開口部から部分的に露出しており、これらの第1および第2半導体層間から、光照射時に発生される光起電力を取出すことができる。支持体の凹部に配置された光電変換素子の第2半導体層は、支持体の第1導体に電気的に接続される。光電変換素子の内部の第1半導体層の露出部分は、第1導体とは電気絶縁体を介して設けられた第2導体に、電気的に接続される。第1導体と第2導体とが面状に形成される構造では、複数の光電変換素子は、これらの第1および第2導体によって並列接続され、大きな電流を導出することができる。

【0015】光電変換素子は、真球であってもよいけれども、真球でなくても、その外表面が、真球以外のほぼ球状であればよい。第1半導体層は、中実のほぼ球状に形成されてもよいけれども、本発明の実施の他の形態では、予め準備した芯体の外周面に第1半導体層が被覆して形成された構成であってもよく、あるいはまたほぼ球状の第1半導体層の中心付近が空洞である構成を有してもよい。

【0016】また本発明は、光電変換素子の外径は、0.5～2mmφであることを特徴とする。

【0017】本発明に従えば、光電変換素子の外径は、0.5～2mmφであり、好ましくは0.8～1.2mmφであり、あるいはまた約1mmφであってもよい。これによって高純度のSiなどの材料の使用量を充分少なくし、しかも発生電力をできるだけ大きくすることができる。とともに、製造時の球状光電変換素子のハンドリングが容易であり、生産性が優れている。

【0018】また本発明は、前記第2半導体層の開口部の中心角 θ_1 は、 $45 \sim 90^\circ$ であることを特徴とする。

【0019】本発明に従えば、前述のように中心角 θ_1 を、 $45 \sim 90^\circ$ に選ぶことによって、さらに好ましくは $60 \sim 90^\circ$ に選ぶことによって、第1および第2半導体層が、前記開口部の形成によって廃棄される量を低減し、無駄を抑制することができる。しかも中心角 θ_1 を、このような値の範囲に選ぶことによって、第1半導体層と支持体の第2導体との電気的接続のために必要な開口部の面積を得ることができる。

【0020】また本発明は、支持体に形成された凹部の開口端は、たとえば蜂の巣状の多角形であり、相互に隣接する各開口端は、連続し、凹部は、底になるにつれて先細状に形成され、凹部の底もしくはその周辺で、光電変換素子の第1および第2半導体層が、相互に電気的に絶縁されている第2および第1導体に、それぞれ電気的に接続されることを特徴とする。

【0021】また本発明は、支持体の凹部の底もしくはその周辺で、第1導体には、円形の第1接続孔39が形成されるとともに、電気絶縁体には、第1接続孔39の軸線を含む一直線上に軸線を有する円形の第2接続孔40が形成され、光電変換素子の前記開口部付近は、第1接続孔39に嵌まり込み、第2半導体層の開口部の上部の外周面と第1導体の第1接続孔39の端面もしくは端面付近の部分とが、電気的に接続され、前記開口部から露出した第1半導体層の前記部分が、第2接続孔40を介して第2導体に電気的に接続されることを特徴とする。

【0022】また本発明は、光電変換素子の外径をD1とし、前記第2半導体層の開口部の内径をD2とし、第1接続孔39の内径をD3とし、第2接続孔40の内径をD4とするとき、

$$D1 > D3 > D2 > D4$$

に選ぶことを特徴とする。

【0023】本発明に従えば、第1導体の第1接続孔39に、光電変換素子の前記開口部付近が嵌まり込み、その開口部から露出した第1半導体層の前記一部分が、支持体の電気絶縁体に形成された第2接続孔40を介して第2導体に、電気的に接続される。これによって第1導体、電気絶縁体および第2導体を有する支持体の第1および第2導体を、光電変換素子の第2および第1半導体層と電気的に容易にそれぞれ接続することができるようになる。

【0024】第2半導体層と第1導体との電気的接続に関して、後述の図1の開口部9よりも上方で第2半導体層の開口部9の上部の外周面と、第1導体の第1接続孔39の端面もしくは端面付近の部分、すなわち第1接続孔39の内周面および／またはその第1接続孔39付近で第1接続孔39を囲む部分とが、電気的に接続され

る。

【0025】第1半導体層7の開口部9から露出した部分10には、第2導体14が第2接続孔40を挿通して、たとえば隆起して塑性変形されて電氣的に接続されてもよく、または第2接続孔40に設けられた導電性ペーストによって、もしくは金属などの導電性バンプなどによって、第2導体14に電氣的に接続されてもよい。

【0026】またこれらの外径D1および内径D2、D3、D4を、前述の不等式のとおりに選ぶことによって、不所望な電氣的短絡を防いで、確実な電氣的接続が可能になる。

【0027】また本発明は、支持体の凹部の開口端の面積をS1とし、光電変換素子の中心を含む断面積をS2とすると、集光比 $x = S1/S2$ を、2～8に選ぶことを特徴とする。

【0028】また本発明は、(a) ほぼ球状の形状を有し、第1半導体層およびそれよりも外方の第2半導体層を有し、第2半導体層の開口部から第1半導体層の一部が露出し、第1および第2半導体層間から光起電力を出力する複数の光電変換素子と、(b) 支持体であって、第1導体と第2導体との間に、電気絶縁体を介して、電氣的に絶縁した状態を構成し、第1導体または第1導体上に形成された被覆層によって内面が形成された複数の凹部が、隣接して形成され、各凹部内に光電変換素子が配置されて凹部の第1導体または第1導体上に形成された前記被覆層による反射光が光電変換素子に照射され、第1導体は、光電変換素子の第2半導体層に電氣的に接続され、第2導体は、第1半導体層の前記露出した部分に電氣的に接続される支持体とを含み、光電変換素子の外径は、0.5～2mmφであり、支持体の凹部の開口端の面積をS1とし、光電変換素子の中心を含む断面積をS2とすると、集光比 $x = S1/S2$ を、2～8に選ぶことを特徴とする光発電装置である。

【0029】また本発明は、(a) ほぼ球状の形状を有し、第1半導体層およびそれよりも外方の第2半導体層を有し、第2半導体層の開口部から第1半導体層の一部が露出し、第1および第2半導体層間から光起電力を出力する複数の光電変換素子と、(b) 支持体であって、第1導体と第2導体との間に、電気絶縁体を介して、電氣的に絶縁した状態を構成し、第1導体または第1導体上に形成された被覆層によって内面が形成された複数の凹部が、隣接して形成され、各凹部内に光電変換素子が配置されて凹部の第1導体または第1導体上に形成された前記被覆層による反射光が光電変換素子に照射され、第1導体は、光電変換素子の第2半導体層に電氣的に接続され、第2導体は、第1半導体層の前記露出した部分に電氣的に接続される支持体とを含み、光電変換素子の外径は、0.8～1.2mmφであり、支持体の凹部の開口端の面積をS1とし、光電変換素子の中心を含む断面積をS2とすると、集光比 $x = S1/S2$

を、4～6に選ぶことを特徴とする光発電装置である。

【0030】本発明に従えば、支持体の凹部の開口端は、たとえば蜂の巣状の多角形であり、たとえば六角形であってもよく、この凹部は底になるにつれて先細状に形成され、その底に、光電変換素子が配置され、その光電変換素子が、凹部の底もしくはその周辺で、支持体の各導体に接続される。凹部の開口端が多角形であって、各開口端が連続することによって、太陽光などの光源に臨む支持体における光電変換素子の位置以外の全面で受けた光の全てを、光電変換素子に照射することができるようになる。したがって集光比 $x = S1/S2$ を、たとえば2～8倍として、また好ましくは4～6倍として、いわば集光形光電変換素子を実現することができる。これによって前述のように光電変換素子の相互の間隔を大きくし、光電変換素子の個数を減少することができ、かつ支持体との電氣的な接続作業工程を簡素化することができる。したがって光電変換素子の材料となる高純度半導体の使用量を減少し、安価に本発明を実施することができるようになる。支持体の構成は、比較的簡単であり、生産性に優れており、製造が容易である。

【0031】たとえば本件発明者の実験によれば、ほぼ球状のSiから成る光電変換素子を、その外径が800～1000μmφとなるように形成した本件光発電装置では、集光比 x を4～6倍とすれば、光発電装置で用いられる全ての光電変換素子を構成するSiと同一重量のSiを、仮想上、光発電装置への光源からの光線に垂直な仮想平面への投影面積と等しい面積を有する平板に換算したときの厚みは、約90～120μmになり、したがって発生電力1WあたりのSiの使用量は、2g未満の値で済むという画期的な結果を得られることになった。前述の結晶シリコン半導体ウエハから成る光電変換素子の第1先行技術では、結晶シリコンの厚みは、350～500μmであり、スライスロスを含めると、約1mmとなる。そのため、第1先行技術では、発生電力1WあたりのSiの使用量は、約15～20g程度である。したがって本発明では、Siの使用量を、前述の第1先行技術に比べて大幅に軽減することができる。

【0032】集光比 x が8を超える値とすれば、光電変換素子の必要な数を減少することができ、発生電力1WあたりのSiの使用量をさらに軽減することができるが、その反面、実際には集光比 x の増加とともに、凹部に入射された光エネルギーの光電変換素子に吸収される光エネルギーに対する比率である集光効率が悪くなり、その結果、性能の低下を招いてしまう。

【0033】さらに本発明に従えば、前述のとおりに、光電変換素子の外径を0.5～2mmφに選び、好ましくは0.8～1.2mmφに選ぶとともに、集光比 x を、2～8に選び、好ましくは4～6に選ぶことによって、光電変換素子の数を減少し、発生電力1WあたりのSiの使用量を軽減することができるとともに、光電変換素

子と支持体との電気的な接続作業工程をさらに簡素化することができるようになる。このようにして光電変換素子の外径の数値選択との組合せは、光電変換素子の数を減少し、発生電力1WあたりのSiの使用量を低減するために重要である。

【0034】光電変換素子の外径が0.5mmφ未満では、Siの使用量は低減するが、光電変換素子の必要な数が増加してしまい、またその外径が2mmφを超える構成では、光電変換素子の必要な数は減少するが、Siの使用量は多くなってしまう。

【0035】集光比xが2未満では、Siの使用量を充分低減することはできず、また8を超えると、集光効率がたとえば80%未満に悪化し、性能の低下を招く結果になる。本発明では、集光比xを前述の値の範囲に選ぶことによって、集光効率を80%以上とし、さらに90%以上とすることができるようになる。

【0036】こうして本発明に従えば、光電変換素子の外径と集光比xとを前述の数値の範囲に選び、これによって前述の第3先行技術に比べて、光電変換素子の必要な数と、発生電力1WあたりのSiの使用量とをいずれも、1/5～1/10に激減することができるという卓越した効果が達成される。

【0037】また本発明に従ってアモルファスSi光電変換素子を用いて前述の集光比で集光した構成では、光電変換素子の温度を、アモルファスSi薄板の光電変換素子に比べて上昇させ、たとえば40～80℃とすることができる。これによってアモルファスSi光電変換素子の劣化を抑制し、長寿命にすることが可能である。

【0038】また本発明は、図14のように、光電変換素子は、一方導電形式の第1半導体層64の外方に、第1半導体層よりも光学的バンドギャップが広い他方導電形式の第2半導体層65が形成されて、pn接合を有することを特徴とする。

【0039】また本発明は、図15および図16のように、光電変換素子は、一方導電形式の第1半導体層68、73の外方に、アモルファス真性半導体層69、74、および第1半導体層よりも光学的バンドギャップが広い他方導電形式のアモルファス第2半導体層70、76が、この順序で形成されて、pin接合を有することを特徴とする。

【0040】また本発明は、第1半導体層は、n形Siであり、第2半導体層は、p形アモルファスSiCであることを特徴とする。

【0041】また本発明は、第1半導体層であるn形Siは、n形結晶Siまたはn形微結晶(μc)Siであることを特徴とする。

【0042】本発明に従えば、異種のアモルファス半導体によってpnまたはpinのヘテロ接合窓構造を構成する。光の入射側に存在する窓材料の第2半導体層の光学的バンドギャップを、内側の第1半導体層よりも広く

し、これによって第2半導体層の光吸収係数を小さくしてこの第2半導体層で光が吸収されないようにし、表面層での電子と正孔との再結合を減らし、光吸収損失を軽減し、また短波長側の感度を増してワイドギャップ窓作用を達成し、その結果、エネルギー変換効率を向上することができる。

【0043】特にpin接合構造では、光起電力発生層である真性半導体層(i層)に、光エネルギーをより多く導き入れるとともに、短波長側の感度を増してワイドギャップ窓作用を達成することができる。本発明では、前述の先行技術におけるp形Si球の外方にn形Si表皮部を形成した粒子に比べて、きわめて優れたエネルギー変換動作が行われることになる。

【0044】pin接合を有する光電変換素子のi層では、光が吸収されて電子・正孔対を作って光電流を生成し輸送する役目を果たし、p層とn層とは、フェルミ準位を価電子帯と伝導帯の近くに固定して、i層で発生した電子、正孔を、両電極に運ぶ内部電界を作って光生成キャリアを収集する役目を果たす。こうしてエネルギー変換効率の向上が図られる。

【0045】また本発明は、図17のように、光電変換素子は、最内方の第1半導体層を有する内部セル81と、その内部セルの外方に形成され、最外方の第2半導体層を有する外部セル82を含み、スタック形構造を有することを特徴とする。

【0046】また本発明は、内部セル81は、pn接合層またはpin接合層を有し、外部セル82は、pn接合層またはpin接合層を有することを特徴とする。

【0047】また本発明は、内部セル81は、内から外に順に、一方導電形式の第1半導体層84と、他方導電形式のアモルファスおよび/または微結晶の半導体層85とを有し、外部セル82は、内から外に順に、アモルファスpin接合層86と、このpin接合層よりも光学的バンドギャップが広いアモルファスまたは微結晶の第2半導体層87とを有することを特徴とする。

【0048】また本発明は、図18のように、内部セル101は、内から外に順に、一方導電形式の第1半導体層104と、他方導電形式のアモルファスおよび/または微結晶の半導体層105、106とを有し、外部セル102は、内から外に順に、一方導電形式の微結晶半導体層107と、アモルファス真性半導体層108と、他方導電形式の微結晶の第2半導体層111とを有することを特徴とする。

【0049】また本発明は、図19のように、内部セル112は、内から外に順に、一方導電形式のアモルファスの第1半導体層114と、アモルファス真性半導体層115と、他方導電形式のアモルファス半導体層117とを有し、外部セル113は、内から外に順に、一方導電形式の微結晶半導体層118と、アモルファス真性半導体層119と、他方導電形式の微結晶の第2半導体層

122とを有することを特徴とする。

【0050】また本発明は、図20のように、内部セル124は、内から外に順に、一方導電形式のアモルファスの第1半導体層126と、微結晶の真性半導体層127と、他方導電形式であって、第1半導体層よりも光学的バンドギャップが広いアモルファス半導体層129とを有し、外部セル125は、内から外に順に、一方導電形式の微結晶半導体層130と、アモルファス真性半導体層131と、他方導電形式の微結晶の第2半導体層134とを有することを特徴とする。

【0051】本発明に従えば、微結晶(μc)半導体層は、導電度が高く、このような微結晶半導体層を、第1半導体層とpin接合層との間に導入することによって、光電変換効率を向上することができる。アモルファスpin接合層によって、またそのアモルファスpin接合層と第2半導体層とのヘテロ接合によって、光生成キャリアの有効な収集を行うことができるとともに、光生成キャリアの再結合の損失を軽減することができる。

【0052】アモルファス半導体は、支持体の凹部の内面による反射光を受光することによって、たとえば40～80℃に昇温され、これによって光電変換特性の劣化が抑制され、好都合である。この光電変換素子は、ほぼ球状に形成されているので、直接光および反射光を受光する単位面積あたりの光の入射エネルギーが大きくなることが抑制され、このことによってまた、光電変換特性の劣化が抑制されることになる。

【0053】また本発明は、第1半導体層は、直接遷移形半導体層であることを特徴とする。

【0054】また本発明は、直接遷移形半導体層は、InAs、GaSb、CuInSe₂、Cu(InGa)Se₂、CuInS、GaAs、InGaP、CdTeから成るグループから選ばれた1種類であることを特徴とする。

【0055】本発明に従えば、内側の第1半導体層を、光を吸収しやすい直接遷移形半導体層によって実現し、これによって電子と正孔との十分な遷移確率を得ることができ、このことによってまた、光電変換効率を向上することができる。

【0056】また本発明は、複数の支持体が隣接して配置され、各支持体の周辺部は、外方に延在して形成されており、この周辺部で、隣接する一方の支持体の第1導体と、他方の支持体の第2導体とが、重ねられて電氣的に接続されることを特徴とする。

【0057】また本発明は、前記各周辺部は、立上り部分または立下り部分を有し、立上り部分または立下り部分が重ねられて電氣的に接続されることを特徴とする。

【0058】本発明に従えば、光電変換素子が搭載された複数の支持体の周辺部で、一方の支持体の第1導体と、他方の支持体の第2導体とを重ねて接続し、こうして支持体毎の光電変換素子による光起電力を直列接続

し、希望する高い電圧を取り出すことができる。

【0059】本発明に従えば、後述の図12および図13に示されるように、支持体の周辺部の立上り部分と立下り部分とを重ねて電氣的に接続し、または立上り部分同士を、または立下り部分同士を電氣的に接続するようにしてもよい。これによって支持体の凹部を近接し、限られた面積にできるだけ多くの凹部および光電変換素子を配置することができるようになる。

【0060】

【発明の実施の形態】図1は本発明の実施の一形態の光発電装置1の一部の拡大断面図であり、図2は光発電装置1の全体の構成を示す断面図であり、図3は図2に示される光発電装置1の分解斜視図である。光発電装置1は基本的に、ほぼ球状の形状を有する複数の光電変換素子2と、その光電変換素子2が搭載される支持体3とから成る組合せ体4が、透光性合成樹脂材料、たとえばPVB(ポリビニルブチラル)、EVA(エチレンビニルアセテート)などから成る充填層5内に埋設され、この充填層5には、太陽光などの光源側にポリカーボネートなどの透光性保護シート6が配置されて固定される。充填層5の保護シート6と反対側(図1の下方)の表面には、合成樹脂材料などから成る防水性裏面シート12が固定される。こうして光発電装置1の全体の形状は、偏平な板状である。

【0061】光電変換素子2は、第1半導体層7、およびそれよりも外方の第2半導体層8を有する。第2半導体層8には開口部9が形成される。第1半導体層7の一部分10は、開口部9から図1の下方に露出する。図1の上方から光11が照射されることによって、光電変換素子2の第1および第2半導体層7、8間から光起電力が出力される。

【0062】支持体3は、第1導体13と第2導体14との間に電気絶縁体15がサンドイッチされ、こうして第1および第2導体13、14が、電気絶縁体15を介して電氣的に絶縁されて構成される。第1および第2導体13、14は、たとえばアルミニウム箔であってもよく、そのほかの金属製シートであってもよい。電気絶縁体15は、たとえばポリイミドなどの合成樹脂材料であってもよく、そのほかの電気絶縁性材料から成ってもよい。複数の各凹部17は、隣接して形成され、この凹部17の内面は、第1導体13によって形成される。各凹部17内の底には、光電変換素子2がそれぞれ配置される。

【0063】図4は、支持体3の一部の平面図である。凹部17の開口端18は多角形であり、たとえばこの実施の形態では蜂の巣状の正六角形であり、本発明の実施の他の形態では、たとえば3角形以上の他の多角形であってもよい。図4において開口端18の長さW1は、たとえば2mmであってもよい。相互に隣接する各開口端18は、連続し、すなわち凹部17は、図1における逆

U字状の屈曲部19によって連なる。これによって光11に臨む面積内に、できるだけ多くの凹部17を形成することができ、したがって凹部17の内面の第1導体13による反射光を、光電変換素子2に反射して導くことができ、集光比を大きくすることができる。

【0064】凹部17は、底になるにつれて、たとえば放物線状に先細状に形成される。凹部17の底で、光電変換素子2の第1半導体層7が支持体3の第2導体14に接続部21で電氣的に接続される。光電変換素子2の第2半導体層8は、凹部の底もしくはその周辺で、支持体3の第1導体13に電氣的に接続される。

【0065】図5は、光電変換素子2の支持体3に搭載される前の状態における光電変換素子31を示す断面図である。図5の光電変換素子31は、前述の図1に類似する断面構造を有する。第1半導体層7は、球状であり、n形Siから成る。第1半導体層7は、アモルファス、単結晶または多結晶であってもよい。この第1半導体層7の外方に形成される第2半導体層8は、p形Siである。この第2半導体層8は、アモルファス、単結晶または多結晶であってもよい。この第2半導体層8は、第1半導体層7よりも光学的バンドギャップを広くとれば、たとえばp形a-SiCとすれば、ワイドギャップ窓作用が達成される。

【0066】本発明の実施の他の形態では、図5に示される第1半導体層7は、直接遷移形半導体層によって実現され、たとえばn形導電形式を有するInAs、CuInSe₂、Cu(InGa)Se₂、CuInS、GaAs、InGaP、CdTeから成るグループから選ばれた1種類であってもよい。この直接遷移形半導体層によって形成された第1半導体層7の上に、第2半導体層8が形成され、この第2半導体層8は、p形導電形式を有する半導体AlGaAs、CuInSe₂、Cu(InGa)Se₂、GaAs、AlGaP、CdTeまたはそれに類似する化合物半導体のグループから選ばれた1種類である。こうしてpn接合構造が形成される。

【0067】第1および第2半導体層7、8にアモルファス半導体を用いる工程では、後述の図6のように、第1半導体層68および第2半導体層70の間に、i半導体層69を形成し、これによってpin接合構造が形成されてもよい。

【0068】図5に示される光電変換素子31を用いて、図1に示される支持体3とともに組合せ体4を製造する方法を、次に説明する。

【0069】図6は、光電変換素子2と支持体3とを有する組合せ体4を製造する方法を説明するための断面図である。前述の図5に示される球状の光電変換素子2が製造された後、図6に示されるように、光電変換素子2が切削加工される。図6に示される光電変換素子2では、第2半導体層8の開口部9から第1半導体層7の一部分10が露出している。この開口部9は、中心角 θ 1

が180°未満の範囲で平面状に形成される。中心角 θ 1は、たとえば45°~90°であってもよく、好ましくは60°~90°であってもよい。光電変換素子31の外径D1は、たとえば0.5~2mm ϕ 未満であってもよく、さらに好ましくは0.8~1.2mm ϕ である。開口部9の内径は、参照符D2で示される。集光比 $x = S1/S2$ は、2~8倍であり、好ましくは4~6倍である。

【0070】図7は、球状の光電変換素子31を切削加工して開口部9を形成する工程を説明するための断面図である。複数の球状光電変換素子31は、その上部が吸引パッド34によってそれぞれ真空吸引され、無端ベルト状研磨材35によって研磨される。研磨材35は、ローラ36、37にわたって巻掛けられて回転駆動される。

【0071】再び図6を参照して、支持体3の製造にあたって、アルミニウム箔の第1導体13が準備され、この第1導体13には接続孔39が形成される。接続孔39の内径D3は、光電変換素子2の外径D1未満であって、第2半導体層8の開口部9の内径D2を超える値に選ばれる(D1>D3>D2)。薄板状の電気絶縁体15が準備され、この電気絶縁体15には接続孔40が形成される。接続孔40の内径D4は、光電変換素子2の開口部9の内径D2未満である(D2>D4)。こうして接続孔39を有する第1導体13と接続孔40を有する電気絶縁体15とが重ねられて接着されて一体化され、これらの接続孔39、40の各軸線は一直線上に存在する。さらに第2導体14が重ねられて接着されて一体化され、偏平な支持体3aが形成される。本発明の実施の他の形態では、接続孔39を有する第1導体13と、接続孔40を有する電気絶縁体15と、第2導体14とが、同時に重ねられて接着されて一体化されてもよい。第1および第2導体13、14ならびに電気絶縁体15の厚みは、たとえば60 μ mであってもよい。光電変換素子2の開口部9付近は、接続孔39に嵌まり込み、電気絶縁体15の接続孔40に臨む。前記開口部9付近は、接続孔39に臨んで第1導体13上に置かれてもよい。

【0072】図1も併せて参照して、光電変換素子2の開口部9よりも図1の上方で第2半導体層8の開口部9を囲む外周面と、支持体3aまたは3の第1導体13の第1接続孔39付近の部分、すなわち第1接続孔39の内周面またはその第1接続孔39付近で第1接続孔39を囲む部分とが、電氣的に接続される。第2半導体層8の外周面と第1導体13との接続部分44(図1参照)は、開口部9を含む仮想平面の周縁部45よりも第1導体13とは反対側(図1の上方)に位置し、これによって第1導体13が第1導体7と電氣的に導通することを確実に防ぎ、またこの接続部分44は、開口部9を含む仮想平面に平行であってかつ光電変換素子2の中心46

を通る仮想平面 47 よりも開口部 9 側 (図 1 の下方) に存在する。

【0073】その後、偏平な支持体 3a がプレスによって塑性変形加工され、複数の凹部 17 が隣接して形成される。第 2 導体 14 は、電気絶縁体 15 の接続孔 40 から図 6 の上方に突出し、すなわち接続孔 40 を挿通して隆起するように変形されて接続部 21 が形成される。こうして形成された支持体 3 の高さ H1 は、たとえば約 1 mm であってもよい。

【0074】第 1 半導体層 7 と第 2 導体 14 との電氣的接続工程、および第 2 半導体層 8 と第 1 導体 13 との電氣的接続工程との両工程は、いずれが先に順次的に行われてもよく、あるいはまた同時に行われてもよい。

【0075】こうして形成された凹部 17 内に、開口部 9 を有する光電変換素子 2 が配置される。

【0076】本発明の実施の他の形態では、導体 13/絶縁体 15/導体 14 の 3 層構造を、凹部 17 が形成されるように塑性変形加工した後、上述の各開口部 39, 40 を、2 種類の各レーザ光を用いて、導体 13 と絶縁体 15 とにそれぞれ形成して、支持体 3 を製造してもよい。

【0077】図 8 は、支持体 3 の凹部 17 内に光電変換素子 2 を配置する工程を示す簡略化した斜視図である。前述の図 7 において吸引パッド 34 で真空吸引された状態で切削加工された光電変換素子 2 は、その開口部 9 が下方に臨んだ姿勢のままで、支持体 3 の凹部 17 内に搬送されて配置される。吸引パッド 34 は、複数個、たとえば 100 個、列を成して設けられる。吸引パッド 34 によって光電変換素子 2 が凹部 17 内に配置された後、支持体 3 が進行方向 42 に凹部 17 の 1 ピッチだけ移動され、前述と同様にして吸引パッド 34 を用いて光電変換素子 2 を、新たな凹部 17 に配置する。このような動作が繰返されて全ての凹部 17 に光電変換素子 2 が配置される。その後、光電変換素子 2 は支持体 3 に凹部 17 の底で電氣的に接続される。

【0078】光電変換素子 2 の第 1 半導体層 7 は、開口部 32 で露出し、第 2 導体 14 の接続孔 40 で接続部 21 に電氣的に接続される。また光電変換素子 2 の第 2 半導体層 8 は、開口部 9 の上部の外周部が第 1 導体 13 の接続孔 39 付近の部分と電氣的に接続される。これらの第 1 および第 2 導体 13, 14 と光電変換素子 2 の第 2 および第 1 半導体層 8, 7 との電氣的な各接続は、たとえばレーザ光を用いて共晶によって、または導電性ペーストを用いて、もしくは金属バンプを用いて電氣的に接続されてもよい。こうして鉛を含むはんだを用いることなく、電氣的接続を行うことができ、環境の保護の観点から好ましい。

【0079】図 9 は、光電変換素子 2 と支持体 3 とを有する組合せ体 4, 4b が接続された状態を示す斜視図である。組合せ体 4, 4b の外方に延びる平面状の周辺部

61, 61b で、電氣的な接続が行われる。

【0080】図 10 は、図 9 に示される組合せ体 4, 4b の周辺部 61, 61b 付近の分解断面図である。一方の組合せ体 4 の支持体 3 の第 1 導体 13 の上に、他方の支持体 3b の第 2 導体 14 が、重ねられて電氣的に接続され、固定される。こうして複数の支持体 3, 3b 毎の光電変換素子 2 による光起電力を直列接続し、したがって希望する高い電圧を取り出すことができる。

【0081】図 11 は、組合せ体 4, 4b, 4c を電氣的に接続した状態を示す簡略化した側面図である。隣接する一方の組合せ体 4 の周辺部 61 の上または下に他方の組合せ体 4b の周辺部 61b を重ねて、電氣的に前述のように接続する。さらに組合せ体 4b の前述の周辺部 61b と反対側の周辺部 61b1 は、隣接する組合せ体 4c の周辺部 61c に上下に重ねられて電氣的に接続される。組合せ体 4b の一方の周辺部 61b が、組合せ体 4 の周辺部 61b の下方に図 11 に示されるように配置される構成では、他方の周辺部 61b1 は、組合せ体 4c の周辺部 61c の上方に配置され、こうしていわば 2 段状に交互に上下に組合せられて、接続される。周辺部 61, 61b; 61b1, 61c の図 11 における左右方向の重なった長さ L61 は、たとえば 1 mm であってもよい。

【0082】図 12 は、隣接する組合せ体 4, 4b の電氣的な接続構造を示す断面図である。一方の組合せ体 4 の周辺部 61 は、立上っており、他方の組合せ体 4b の周辺部 61b は立下って形成される。周辺部 61 における導体 14 と、周辺部 61b の導体 13 とが電氣的に接続される。

【0083】図 13 は、本発明の実施の他の形態における組合せ体 4, 4b の電氣的接続状態を示す断面図である。この実施の形態は、図 12 の実施の形態に類似するけれども、特にこの実施の形態では、組合せ体 4 の立上った周辺部 61 の導体 13 が、組合せ体 4b の立下った周辺部 61b の導体 14 に電氣的に接続される。このような図 12 および図 13 の接続構造によれば、支持体 3, 3b の凹部を近接し、限られた面積にできるだけ多くの凹部および光電変換素子を配置することができるようになる。

【0084】図 14 は、本発明の実施の他の形態の光電変換素子 2 の一部の断面図である。図 14 および後述の図 15 ~ 図 20 では、各半導体層は、周方向に展開した偏平な形状で示されているけれども、実際には、円弧状に半径方向内方から外方にすなわち各図面の下方から上方に向かって順次的に、積層して球面を有して形成されている。

【0085】図 14 では、光電変換素子の半径方向内方から外方に向かって順次的に、n 形微結晶 (μc) Si 層 63、n 形多結晶 (poly) Si 層 64/p 形 a-SiC 層 65/p 形微結晶 SiC 層 66 のダブルヘテロ

接合層を有する構成を有する。このような p n 接合を有する光電変換素子の構成は、表 1 に示す。

【0086】

【表 1】

図	参照符	層
14	66	p μ c-SiC
	65	p a-SiC
	64	n poly Si
	63	n μ c-Si
15	70	p a-SiC
	69	i a-SiC
	68	n μ c-Si
16	77	p μ c-SiC
	76	p a-SiC
	75	i a-SiC
	74	i a-Si
	73	n μ c Si

変換素子 2 の断面図である。各半導体層 68, 69, 70 は、前述の表 1 の構成を有する。本発明の実施の他の形態では、図 15 の光電変換素子 2 において、半導体層 68 として、n 形の単結晶または多結晶の Si が用いられてもよい。

【0088】図 16 は、本発明の実施の他の形態の光電変換素子 2 の断面図である。各半導体層の具体的な構成は、前述の表 1 に示されるとおりである。本発明の実施の他の形態では、この図 16 における半導体層 73, 74 は、n 形結晶 Si であってもよい。また半導体層 74 は、i 形微結晶 Si であってもよい。

【0089】図 17 は、本発明の実施の他の形態の光電変換素子 2 の断面図である。図 17 ~ 図 20 の光電変換素子 2 は、2 接合のスタック構造を有する。本発明の実施の他の形態では、3 接合以上のスタック構造を有する光電変換素子 2 が用いられてもよい。図 17 ~ 図 20 の各光電変換素子 2 の具体的な構成は、表 2 に示されるとおりである。

【0090】

【表 2】

【0087】図 15 は、本発明の実施の他の形態の光電

図		参照符	層
17	外部セル 82	87	a-SiC
		86	a-Si pin
	内部セル 81	85	p a-Si
		84	n poly-Si
18	外部セル 102	111	p μ c-SiC
		110	p a-SiC
		109	i a-SiC
		108	i a-Si
		107	n μ c-Si
	内部セル 101	106	p μ c-SiC
		105	p a-SiC
		104	n poly-Si
19	外部セル 113	122	p μ c-SiC
		121	p a-SiC
		120	i a-SiC
		119	i a-Si
		118	n μ c-Si
	内部セル 112	117	p a-SiC
		116	i a-SiC
		115	i a-Si
		114	n a-SiC
		134	p μ c-SiC
20	外部セル 125	133	p a-SiC
		132	i a-SiC
		131	i a-Si
		130	n μ c-Si
	内部セル 124	129	p a-SiC
		128	i a-Si
		127	i μ c-Si
		126	n a-Si

【0091】図 17 において、内部セル 81 の外方に外

部セル 82 が形成される。半導体層 84 は、n 形アモル

ファスSiであつてもよく、半導体層85はp形微結晶Siであつてもよく、さらに半導体層87は微結晶SiCであつてもよい。半導体層86のpin接合層は、光電変換素子2の半径方向内方から外方に順次的にp形、i形およびn形の各半導体層が積層されて構成されてもよいが、本発明の実施の他の形態では、内部セル81の半導体層84、85の導電形式を図17とは逆にし、外部セル82の半導体層86、87の導電形式を図17とは逆とし、この半導体層86では、n形、i形およびp形の半導体層が順次的に形成されてもよく、このことは前述のとおりであつて、そのほかの構成を有するpin接合層を備えた光電変換素子2に関して同様である。

【0092】図18は、本発明の実施の他の形態の光電変換素子2の断面図である。内部セル101と外部セル102とは、半導体層103～106；107～111が積層されて構成される。

【0093】図19は、本発明の実施の他の形態の光電変換素子2の断面図である。内部セル112と外部セル113とは、半導体層114～117；118～122が積層されて構成される。半導体層117に代えて、p形アモルファスSiOであつてもよい。半導体層121も同様に、p形アモルファスSiOであつてもよい。

【0094】図20は、本発明のさらに他の実施の形態の光電変換素子2の断面図である。内部セル124と外部セル125とは、半導体層126～129；130～134が形成される。半導体層129に代えて、p形アモルファスSiOが用いられてもよい。

【0095】本発明の光電変換素子2は、前述の構成以外の構成を有していてもよい。本発明の実施の他の形態では、支持体3に代えて、たとえばポリカーボネートなどの電気絶縁性合成樹脂材料などの射出成形などの成形によって凹部を形成し、その表面に、Niなどの導電性材料をメッキして、第1および第2導体を形成し、支持体を製造してもよい。第1および第2導体は、たとえばアルミニウム箔であつてもよいが、Crメッキによって、またはAgメッキによって形成されてもよく、さらにこれらの金属Ni、Cr、Al、Ag等を蒸着もしくはスパッタ等により形成してもよい。第1導体の上には、被覆層が形成されてもよく、この被覆層は、たとえばメッキなどによって形成される金属製であつてもよく、または合成樹脂製であつてもよい。

【0096】

【発明の効果】本発明によれば、光電変換素子の材料、特に高価なSiの使用量を大幅に低減し、さらに光電変換素子の数を減少して光電変換素子と支持体との接続作業工程を簡素化し、このようにして生産性が向上され、原価が低減される。特に本発明の光電変換素子を用いることによって、省資源、省エネルギー形の製造方法によって実現することができる。支持体の凹部の内面を形成する第1導体またはその被覆層による太陽光などの反射光

を、光電変換素子に照射し、光を有効に利用することができる。第1導体またはその被覆層は、光を反射する働きを果たすとともに、光電変換素子の第2半導体層に接続されて、電流を導く働きを果たす。このような支持体の構成は単純であり、生産性が優れている。

【0097】特に本発明によれば、光電変換素子の外径を0.5～2mmφ、好ましくは0.8～1.2mmφに選ぶとともに、集光比xを2～8、好ましくは4～6に選ぶことによって、前述の第3先行技術に比べて発生電力1WあたりのSiの使用量と光電変換素子の必要な数とを、1/5～1/10に激減することができるという卓越した効果を達成することができるようになる。Siの使用量を低減することによって、光発電装置を安価に実現することができるとともに、光電変換素子の数を減少して光電変換素子と支持体との電気的な接続作業工程を簡素化し、こうして生産性が向上され、このことによって安価な光発電装置が実現されることになる。したがって高信頼性、高効率の光発電装置を提供することができるようになる。

【0098】本発明によれば、外側のアモルファス第2半導体層の光学的バンドギャップを、中心側の第1半導体層よりも広くしてpn接合またはpin接合を構成し、これによって、光の入射側の窓材料の第2半導体層で光が吸収されないようにし、表面層での再結合を減らし、ワイドギャップ窓作用を達成し、光電変換効率の向上を図ることができる。

【0099】また本発明によれば、中心側の第1半導体層と、それよりも外方のpin接合層との間に、導電度の高い微結晶(μc)半導体層を介在することによって、エネルギー変換効率の向上を図ることができる。

【0100】また本発明によれば、直接遷移形第1半導体層を用いて、エネルギー変換効率を向上することも可能である。

【0101】また本発明によれば、光電変換素子の製造が容易である。

【手続補正2】

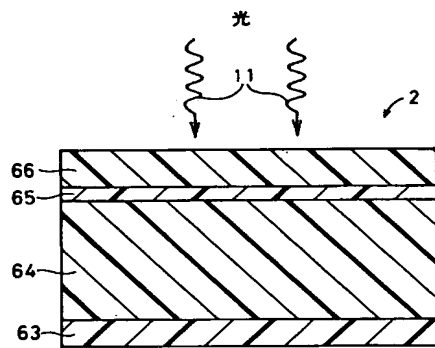
【補正対象書類名】図面

【補正対象項目名】図14

【補正方法】変更

【補正内容】

【図14】



フロントページの続き

(72)発明者 室園 幹男
大阪府枚方市東香里1丁目20-10

(72)発明者 ▲高▲倉 秀行
大阪府池田市畑2丁目3番12号

Fターム(参考) 5F051 AA04 AA05 AA08 AA09 AA10
DA03 DA04 DA20 JA09 JA14